

## Üç Fazlı NNK Şebeke Bağlantılı Fotovoltaik Eviriciler için YSA Tabanlı Kontrolörlerin Uygulanması

\*Makale Bilgisi / Article Info

Alındı/Received: 01.10.2024

Kabul/Accepted: 08.01.2025

Yayımlandı/Published: 10.06.2025

### Implementation of an ANN based Controllers for Three Phase NPC Grid Connected PV Inverter

Yunus Emre YAĞAN , Kadir VARDAR\* 

Kütahya Dumlupınar Üniversitesi, Mühendislik Fakültesi, Elektrik Elektronik Mühendisliği Bölümü, Kütahya.



© 2025 The Authors | Creative Commons Attribution-Noncommercial 4.0 (CC BY-NC) International License

#### Öz

Bu çalışmada, üç fazlı üç seviyeli Nötr Noktası Kenetli (NNK) tek aşamalı ve transformatörsüz şebeke bağlantılı bir Fotovoltaik (FV) evirici sistemi için bir Yapay Sinir Ağı tabanlı Akım Kontrolcüsü (YSA-AK) ve bir YSA tabanlı Kapasitör Gerilim Dengeleyici (YSA-KGD) tasarlanmıştır. MATLAB/Simulink ortamında, Orantısız-Rezonans (PR) ve Orantısız-İntegral (PI) kontrolcüler kullanılarak hazırlanan evirici benzetimden elde edilen veriler kullanılarak YSA'lar eğitilmiştir. Tasarlanan YSA-KGD, PI tabanlı statik yapıda bir ağıdır. YSA-AK ise PR tabanlıdır ve dinamik bir yapıya sahiptir. Elde edilen YSA kontrolcüler, literatürde bulunan diğer YSA kontrolcüler ile ağ yapılarının büyüklüğü ve görevleri esas alınarak karşılaştırıldığında, fazla işlem yükü gerektirmeyen, uygulanması kolay yapıda oldukları görülmüştür. YSA ve klasik kontrolcülerin performansları hem benzetim ortamında hem de laboratuvar ortamında karşılaştırmalı olarak test edilmiştir. Benzetim ortamındaki testler, FV evirici sisteminin güç katı MATLAB ortamında, tüm kontrol yazılımları prototip evirici kontrol kartı içerisinde olacak şekilde bir ortak çalışma yaklaşımı ile gerçekleştirilmiştir. Bu yaklaşım güç elektroniği uygulamalarında deneysel çalışmaya geçilmeden önce, hazırlanan yazılımın güvenli şekilde test edilebilmesi için genelleştirilmiş bir yöntemdir. Prototip evirici kontrol kartı tasarımında STM32F407VGT6 DISCOVERY Board kiti kullanılmıştır ve kontrol yazılımları MikroC dilinde hazırlanmıştır. Laboratuvar testleri 9kVA'lık 3 fazlı bir NNK evirici devresi ile gerçekleştirilmiştir.

#### Abstract

In this study, an Artificial Neural Network-based Current Controller (ANN-CC) and an ANN-based Capacitor Voltage Balancer (ANN-CVB) for a three-phase three-level Neutral Point Clamped (NPC) single-stage and transformerless grid-connected Photovoltaic (PV) inverter system is designed. ANNs are trained using the data obtained from the inverter simulation prepared using Proportional-Resonant (PR) and Proportional-Integral (PI) controllers in MATLAB/Simulink environment. The designed ANN-CVB is a PI-based static network. ANN-CC, on the other hand, is PR based and has a dynamic structure. When the obtained ANN controllers are compared with the other ANN controllers found in the literature on the basis of the size and tasks of the network structures, it is seen that they do not require much computational burden and are easy to implement. The performances of ANN controllers and classical controllers have been comparatively tested both in the simulation environment and in the laboratory environment. Simulation tests are carried out in a cooperation simulation approach. In the cooperation simulation, the entire controller of the grid connected PV inverter is programmed on the prototype inverter control card whereas its power circuits are kept in the Simulink. Using such a cooperation approach in power electronics applications is a generalized method for testing the prepared software safely before the experimental work. In the prototype inverter control card, STM32F407VGT6 DISCOVERY Board is used and the control software is prepared in MikroC language. Laboratory tests are carried out with a 9kVA 3-phase NPC inverter circuit.

**Anahtar Kelimeler:** Yapay Sinir Ağlar;, Kapasitör Gerilim Dengeleyici; Akım Kontrolcüsü; NNK Evirici; PR Kontrolcü.

**Keywords:** Artificial Neural Networks; Capacitor Voltage Balancer; Current Controller; NPC inverter; PR Controller.

#### 1. Giriş

Şebeke bağlantılı FV sistemlerde, FV kaynak çıkışında elde edilen Doğru Akım (DA) elektrik enerjisi, eviriciler ile şebekeye uygun formda bir Alternatif Akım (AA) elektrik enerjisine evrilir (Bouaouaou vd. 2022). Eviriciler, çıkışlarında elde edilen filtrelenmemiş gerilimin seviye (basamak) sayısına göre, iki seviyeli ve çok seviyeli olarak sınıflandırılmıştır (Yacine vd. 2017). Eviricilerde seviye sayısının artmasıyla çıkış dalga formu sinüzoidal forma yakınlaşmaktadır. Böylelikle de evirici çıkışındaki filtreleme gereksinimi azalmaktadır. Aynı zamanda

kullanılan anahtarlama elemanları, DA bara geriliminin tamamına değil, yalnızca bir gerilim seviyesine maruz kaldığı için, daha küçük dayanım gerilimlerinde seçilebilmektedir. Çok seviyeli eviriciler çeşitli avantajlarından dolayı, günümüzde birçok farklı güç elektroniği uygulamasında kullanılan, güncel bir çalışma konusu konumundadır (Yağan ve Vardar 2021, Babaie vd. 2020a, Beşer ve Beşer 2021). Eviricilerdeki akım kontrolü ve gerilim kontrolü gibi önemli görevlerde YSA kontrolcülerin kullanıldığı uygulamalar giderek yaygınlaşmaktadır. YSA kontrolcüler kullanılarak klasik

kontrolcülere göre performans artışının yakalanması amaçlanmaktadır. Çünkü YSA'lar, sistem modelinden bağımsız olarak tasarlanabilme, farklı tasarım/modelleme imkânları sayesinde kontrolcü yapılarının basitleştirilebilmesi ve işlem sürelerinin azaltılabilmesi gibi özellikleri ile birlikte, parametre değişimlerine ve gürültüye karşı gürbüzlüğe de sahiptir (Dong vd. 2021, Tran vd. 2019, Mohamed vd. 2019, Mehrasa vd. 2021). Literatürde var olan uygulamalar incelendiğinde tasarlanmış olan YSA kontrolcülerin çıkışlarının genel olarak; a) Sinüzoidal Darbe Genişlik Modülasyonu (SDGM) (Sun vd. 2019, Vinnakoti ve Kota 2018, Babaie vd. 2019) ve Uzak Vektör Darbe Genişlik Modülasyonu (UVDGM) (Mohamed vd. 2019) ve Histerezis modülasyon (Vinnakoti ve Kota 2018) yöntemleri için gerilim/akım referansı üretmek, b) doğrudan IGBT'ler için anahtarlama sinyalleri üretmek (Villalva ve Ruppert 2004, Chenai ve Benchouia 2014) ve c) PI (Venkatesan vd. 2021, Sujatha ve Anitha 2018), PR (Tran vd. 2019, Mohamed vd. 2019, Mehrasa vd. 2021) ve model tahminci (Babaie vd. 2022) kontrolcülerde kullanılan parametrelerin belirlenmesi olduğu görülmüştür. YSA girişleri olarak ise akım, akım hatası, hatan integrali, hatanın türevi, hatanın önceki değerleri vs gibi bilgiler kullanılmaktadır. YSA kontrolcülerin çevrim dışı ve denetimli öğrenmelerinde, eğitim verilerinin benzetimler üzerinden elde edilmesi gerekmektedir. Yapılan literatür taramasında, PI (Liv vd. 2014, Sujatha ve Anitha 2018), kayan kipli (Babaie vd. 2020a) ve model tahminci (Mohamed vd. 2019) kontrolcüler kullanılarak tasarlanan benzetimlerden elde edilen veriler ile eğitilen YSA'ları ile karşılaşılmıştır. PR kontrolcüler kullanılarak elde edilen veriler ile eğitilen bir YSA uygulamasına rastlanmamıştır. Bana ve Amin (2023)'de sunulan çalışmada senkron referans çerçeve (SRF) tabanlı kontrolcülerin kullanıldığı, şebeke bağlantılı bir evirici uygulaması için YSA akım kontrolcüsü önermektedir. Son yıllarda bu YSA yapıları öngörülü kontrol uygulamalarında da kullanılmaya başlanmıştır (Goh vd. 2024, Kinga vd. 2024, Massaro 2024).

Bu çalışmada, MATLAB/Simulink ortamında benzetimi yapılan, üç fazlı üç seviyeli NNK bir evirici uygulamasında kullanılan PR akım kontrolcüsünden alınan veriler kullanılarak bir YSA-AK tasarlanmış ve eğitilmiştir. Tasarlanan YSA-AK, üç adet girişe, bir adet gizli katmana, gizli katmanda bir adet nörona ve bir adet çıkışa sahip, dinamik bir YSA yapısındadır. YSA-AK'nün çıkışı SDGM için gerilim referansıdır, girişleri ise akım hatası, hatanın önceki değeri ve ağ çıkışının önceki değeridir. YSA-AK bu dinamik yapısı sayesinde fazla işlem yükü gerektirmeden, az sayıda gizli katman ve minimum sayıda nöronla eğitilebilmiştir. Literatürde var olan YSA-AK yapıları ile

karşılaştırıldığında çok daha az sayıda işlem yüküne sahip olduğu görülmüştür. Liv vd. (2014) gerçekleştirdiği çalışmada, üç fazlı uygulama için tasarlanan YSA-AK'nün işlem yükü; 84 adet çarpma işlemi, 14 adet toplama işlemi, 14 adet aktivasyon fonksiyonu ve girişlerden ikisine integral alma işlemleridir. Sun vd. (2014, 2017) ve Li vd. (2019) çalışmalarında, üç fazlı uygulama için YSA-AK'nün işlem yükü 72 adet çarpma işlemi, 14 adet toplama işlemi, 14 adet aktivasyon fonksiyonu ve girişlerden ikisine integral alma işlemleridir. Babaie vd. (2020a)'da üç faz uygulaması için YSA-AK ve YSA-KGD'i birlikte içeren bir YSA kontrolcüsü tasarlanmış ve işlem yükü; 60 adet çarpma işlemi, 13 adet toplama işlemi ve 13 adet aktivasyon fonksiyonu olarak görülmektedir. Babaie vd. (2020a) ve (2020b) çalışmalarında ise tek faz uygulama için sunulan YSA-AK'nün işlem yükü; 20 adet çarpma işlemi, 11 adet toplama işlemi ve 11 adet aktivasyon fonksiyonu işlemleri içermektedir. Bu çalışmada sunulan YSA-AK'nün işlem yükü ise bir faz için 8 adet çarpma, 4 adet toplama ve 4 adet aktivasyon fonksiyonu işlemlerinden oluşmaktadır.

Ayrıca sunulan bu çalışmada, benzetimi yapılan NNK eviricinin DA bara kapasitörlerinin gerilimlerinin dengelenmesi için de, iki adet PI kontrolcü içeren evirici simülasyonundan alınan veriler kullanılarak hazırlanmış bir adet YSA-KGD tasarlanmıştır. Tasarlanan YSA-KGD, iki adet giriş, bir adet çıkış, bir adet gizli katman ve gizli katmanda bir adet nöron içeren yapısıyla oldukça az işlem yükü gerektirmektedir. Üç fazlı şebeke bağlantılı NNK FV evirici sistemi için önerilen bu YSA kontrolcülerin performansları, hem benzetim ortamında hem de deneysel ortamda incelenmiş ve klasik kontrolcülerin performansı ile karşılaştırılmıştır. Benzetim ortamındaki testler, FV evirici sisteminin güç katı MATLAB/Simulink ortamında, tüm kontrol yazılımları ise uygulama devresinde kullanmak amacıyla tasarlanan prototip evirici kontrol kartı içerisinde olacak şekilde hazırlanan, bir ortak çalışma yaklaşımı ile gerçekleştirilmiştir.

Deneysel çalışmalar için ise laboratuvar ortamında 9kVA, 3 fazlı bir NNK evirici tasarımı yapılmıştır ve bu sistem üzerinde test edilmiştir. Bu çalışmanın mevcut literatüre kıyasla yenilikçi yönü;

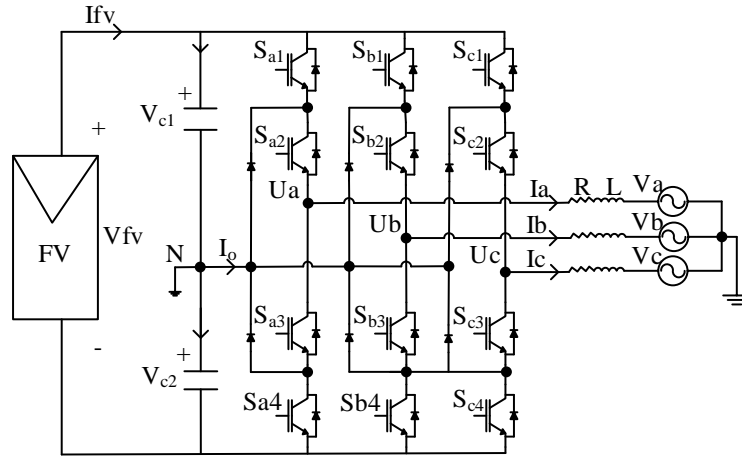
- NNK eviricilerde kullanılması amacı ile dinamik ağ yapısında YSA tabanlı, etkili ve az işlem yükü gerektiren bir akım kontrolcüsü tasarlanmış ve FV sistem birlikte kullanımı durumundaki performansı incelenmiştir.
- NNK eviriciler için kapasitör dengelemesi amacı ile statik bir YSA tasarımı yapılmıştır.
- Tasarlanan YSA kontrolcüler FV sistem için Matlab ile ortak çalışma (Hardware in the Loop, HIL) tekniği ile

testleri yapılmıştır. Akım kontrolcüsü ve gerilim dengeleyicisinin çalışması deneysel olarak gerçekleştirilmiştir ve incelenmiştir. Makalenin ikinci bölümünde, kullanılan FV sistemin bileşenleri ve kullanılan kontrol yapıları tanıtılmıştır. Üçüncü bölümünde, önerilen YSA kontrolcüler (akım ve dengeleme kontrolü için) ve bunların eğitimleri detaylı olarak açıklanmıştır. Dördüncü bölümde, kontrolcü performansları benzetim ve laboratuvar ortamında karşılaştırmalı olarak incelenmiştir. Beşinci bölümünde ise elde edilen sonuçlar sunulmuştur.

## 2. Üç Faz Şebeke Bağlantılı NNK FV Eviriciler

Bir FV kaynaktan enerji üretimi, temelde güneş hücreleri ile gerçekleştirilir. Güneş hücreleri seri ve/veya paralel olarak birleştirilerek FV panel oluşturulur. FV panele modül de denilmektedir. FV modüller seri olarak birleştirilerek FV sıra (string, <10kW) oluşturulur. FV sıralar, paralel olarak birleştirilerek yüksek güçlü FV dizi (array) elde edilir (Yağan vd. 2018a, Patel ve Agarwal 2008, Zeb vd. 2018a). Şebeke ve FV kaynak arasındaki en önemli (ya da ana) bağlantı elemanları eviricilerdir (Faraji vd. 2017). Literatürde tek fazlı, üç fazlı, tek aşamalı, çok aşamalı, iki seviyeli, çok seviyeli, transformatörlü,

transformatörsüz gibi farklı özelliklere sahip çok sayıda FV evirici yapısı mevcuttur (Zeb vd. 2018b). Bu çalışmada, Şekil 1'de gösterilen çok seviyeli, tek aşamalı, transformatörsüz üç fazlı bir FV evirici yapısı kullanılmaktadır. Transformatörsüz ve tek aşamalı yapının seçilmesinin sebebi, evirici sistemin maliyetini azaltmak, boyutunu küçültmek ve verimini artırabilmektir. Çok seviyeli eviriciler arasında en yaygın kullanılan Nötr Noktası Kenetli eviricidir. Çok seviyeli NNK evirici iki seviyeli olanlarla kıyaslandığında düşük Toplam Harmonik Bozulma (THB),  $dv/dt$  gerilim tranziyetlerinin sınırlandırılması, aynı özelliklerdeki anahtarlama elemanları ile daha yüksek çıkış gerilimine olanak tanınması, daha küçük boyutta filtre elemanlarına müsaade etmesi, yüksek verim ve düşük ortak mod gerilimi gibi üstünlüklere sahiptir. DA bara kapasitörlerinin gerilim dengesi ve güç elemanlarındaki kayıpların eşit olmayan dağılımı ise NNK topolojisinin iki ana dezavantajıdır. Bu topoloji ile teorik olarak istenilen sayıda gerilim seviyesi elde edilebilir. Fakat teknik kısıtlamalar ve ekonomik yönü yüzünden en yaygın kullanılan yapısı üç seviyeli olanıdır (Faraji vd. 2017). Şebeke bağlantılı NNK eviricinin genel matematik modeli denklem (1)-(3) ile ifade edilebilmektedir.



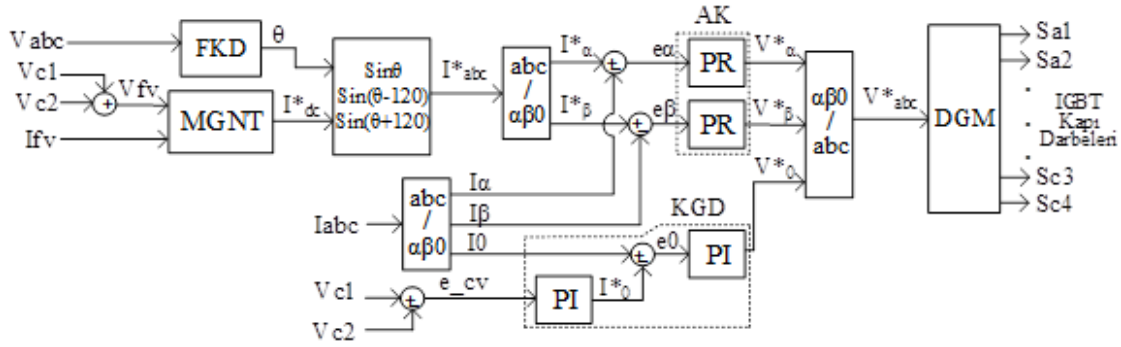
Şekil 1. Üç fazlı, üç seviyeli, tek aşamalı, transformatörsüz FV evirici

$$\frac{d}{dt} \begin{bmatrix} I_a \\ I_b \\ I_c \end{bmatrix} = \frac{1}{L} \begin{bmatrix} U_a - V_a \\ U_b - V_b \\ U_c - V_c \end{bmatrix} - \frac{R}{L} \begin{bmatrix} I_a \\ I_b \\ I_c \end{bmatrix} \quad (1)$$

$$S_{xo} = \begin{cases} 0, & U_{xN} = V_{c1} \\ 1, & U_{xN} = N \\ 0, & U_{xN} = -V_{c2} \end{cases} \quad x = a, b, c. \quad (2)$$

$$I_o = S_{ao} I_a + S_{bo} I_b + S_{co} I_c - (I_a + I_b + I_c) \quad (3)$$

Bu üç fazlı şebeke bağlantılı NNK FV evirici sistemi için klasik kontrol blok diyagramı Şekil 2'de verilmiştir. Şekil 2'deki kontrol sistemi; MGNT kontrolü, Şebeke senkronizasyonu (FKD), Kapasitör gerilimlerinin dengelenmesi (KGD), Akım kontrolcüsü (AK) ve Darbe Genişlik Modülasyonu (DGM) gibi ana birimlerden oluşmaktadır. FV kaynağın verebileceği maksimum güç değeri, çevresel koşullara (ışınım şiddeti, sıcaklık, gölgelenme vb.) bağımlı olarak değişmektedir. Bir FV kaynaktan maksimum verimin alınabilmesi panelden çekilen akım ve panel gerilimin ( $V_{fv}$  ve  $I_{fv}$ ) sürekli olarak takip edilerek çalışma noktasının sürekli olarak güncellenmesi gerekmektedir.



Şekil 2. Üç fazlı NNK FV evirici için klasik kontrol blok diyagramı

Maksimum güç noktası kontrolü yapan birime MGNT denilmektedir. MGNT, çok aşamalı eviricilerde FV kaynak ve DA-AA evirici arasına yerleştirilen bir DA-DA çevirici ile yapılmaktadır. Tek aşamalı eviricilerde ise DA-DA güç çevirme aşamasının getirdiği kayıplardan kaçınarak verimi artırmak amacıyla DA-AA evirici kontrol sistemi içerisine dâhil edilerek yapılmaktadır. Literatürde, birçok MGNT yöntemi vardır, bunlardan en yaygın kullanılanı Hata-Gözlem (H&G) algoritmasıdır (Yağan vd. 2018b). Bu çalışmada da maksimum güç noktasının takibi için H&G algoritması kullanılmıştır.

Şebeke etkileşimli eviriciler için şebeke senkronizasyonu, kontrol sisteminin önemli bir parçasıdır. Çünkü birim güç faktörünün sağlanabilmesi için şebekeye aktarılan akım şebeke gerilimi ile aynı frekans ve fazda olmalıdır. Literatürde, evirici ile şebekenin senkronizasyonu için birçok farklı yöntem bulunmaktadır (Hilali vd. 2017, Crescimini vd. 2012, İbrahim ve Altın 2009, Chatterjee ve Mohanty 2018, Panigrahi vd. 2018). Bu çalışmada, üç fazlı uygulamalarda yaygınca kullanılan Senkron Referans Çerçeve-Faz Kilitleme Döngüsü (SRÇ-FKD) yöntemi kullanılmıştır (İbrahim ve Altın 2009, Chatterjee ve Mohanty 2018, Panigrahi vd. 2018). MGNT biriminden elde edilen referans panel akım değeri ile FKD biriminden elde edilen faz bilgisinden oluşturulan üç fazlı birim sinüs vektör değeri çarpılarak, evirici referans akımları elde edilmektedir.

NNK eviricinin simetrik bir çıkış gerilimi oluşturabilmesi için eviricinin girişinde bulunan ve DA barayı ikiye bölen kondansatörlerin gerilimlerinin dengeli olması ve dengede kalması gerekmektedir. Aksi takdirde bu durum, nötr hattından yüksek frekanslı akımların akmasına, yük akımlarında yüksek THB ve DA ofsetlerin oluşmasına sebep olacaktır. Kapasitörlerin gerilim dengesizliğinin fazla olması, yarı iletken anahtarlama elemanlarının zarar görmesine de sebep olabilmektedir. Literatürde, KGD için birçok yöntem geliştirilmiştir. Bunlardan bazıları, DA barayı bölen her bir kondansatör için farklı bir DA kaynak kullanmak, yardımcı bir çevirici kullanarak gerilimleri eşitlemek ve çeviricinin anahtarlama stratejisini

değiştirerek dengeyi sağlamak olarak sıralanabilir (Özdemir 2013, Lim vd. 1999). Kapasitör gerilimindeki dengesizlik, faz akımlarının pozitif ve negatif çevrimlerinin tepe değerlerinde genlik farklılıklarına neden olmaktadır. Denklem (3)'te görüleceği gibi abc akım değerlerinde oluşabilecek bir dengesizlik, eviricide sıfır sıra akımlarının oluşmasını sağlayacaktır. Bu nedenle eviricinin kontrolünde, iki adet PI kontrolcü içeren bir gerilim dengeleyici kullanılmaktadır. İlk PI kontrolcü ile herhangi bir gerilim dengesizliğinde sıfır sıra bileşen akım referansı ( $I^*_0$ ) çıkışı üretilir. İkinci PI kontrolcü ile ise bu referans akım ve gerçek sıfır sıra akım karşılaştırılarak kontrol yapılır ve bir sıfır sıra bileşen gerilim referansı ( $V^*_0$ ) elde edilir (Lim vd. 1999). Şekil 2'deki blok diyagramda görüleceği üzere, PR kontrolcüler kullanılarak akımın alfa ve beta eksen bileşenlerinin kontrolü gerçekleştirilmektedir. PR akım kontrolcünün kullanılmasının ana sebepleri sinüzoidal referansları minimum kararlı hal ve faz hataları ile takip edebilmeleri ve seçici harmonik kompanzasyon yapabilme yetenekleridir. Ayrıca, PR kontrolcünün diğer bir avantajı da algoritmada park ve ters park dönüşümleri içermediğinden dolayı işlem yükünün daha az olmasıdır. Kullanılan PI ve PR kontrolcülere ait transfer fonksiyonları denklem (4) ve (5)'te verilmiştir (Parvez vd. 2020, Cha vd. 2009, Nazeri vd. 2019, Teodorescu vd. 2006). Bu eşitlikler, benzetim çalışmalarında sürekli zaman sisteminden ayrık zaman sistemi eşitliklerine dönüştürülerek kullanılmıştır.

$$G_p(s) = K_p + \frac{K_i}{s} \quad (4)$$

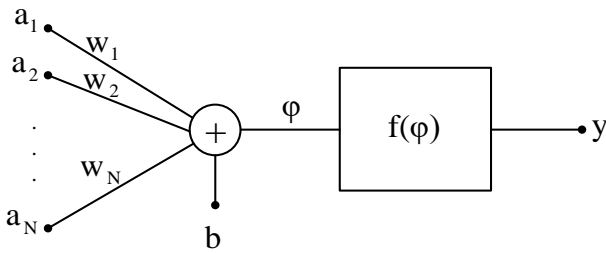
$$G_{PR}(s) = K_{PR} + \frac{2K_{iR}\omega_c s}{s^2 + 2\omega_c s + \omega_0^2} \quad (5)$$

Denklemlerde,  $K_p$  ve  $K_{PR}$  orantısal kazançları,  $K_i$  integral kazancını,  $K_{iR}$  rezonans integral kazancını,  $\omega_0$  temel frekansı,  $\omega_c$  kesim frekansını temsil etmektedir. DGM, evirici anahtarlarına kapı sinyalleri üretmek için kullanılmaktadır. Şebeke bağlantılı çok seviyeli eviricilerde, DGM yöntemleri, SDGM, Histerezis, Seçici

Harmonik Eliminasyonu (SHE) ve UVDGM olarak sınıflandırılabilir. SDGM’de, kapı sinyalleri üretmek için akım kontrolcüsü çıkışında üretilen referans gerilim sinyali, bir üçgensel taşıyıcı sinyal ile karşılaştırılır. Çok seviyeli uygulamalarda, seviye sayısının bir eksiği kadar taşıyıcı sinyal gerekmektedir. Çok taşıyıcılı SDGM, taşıyıcıların birbirlerine göre yerleştirilmeleri açısından faz kaydırmalı ya da seviye kaydırmalı olarak kullanılmaktadır. Bu çalışmada NNK evirici için daha uygun olan faz kaydırmalı SDGM yöntemi kullanılmıştır (Latran ve Teke 2015).

### 3. Tasarlanan YSA Tabanlı Kontrolcüler

Yapay sinir ağları, biyolojik sinir ağlarına benzetilmek amacıyla geliştirilen bir yapay zekâ tekniğidir. Çok girişli ve tek çıkışlı bir biyolojik nöronun basitleştirilmiş bir modeli Şekil 3’te verilmiştir. Bu modelin tipik ismi tek katmanlı tek nöronlu ileri beslemeli ağıdır (tek katmanlı tek nöronlu perceptron ağı) (Hagan vd. 2014, Mohamed vd. 2019).

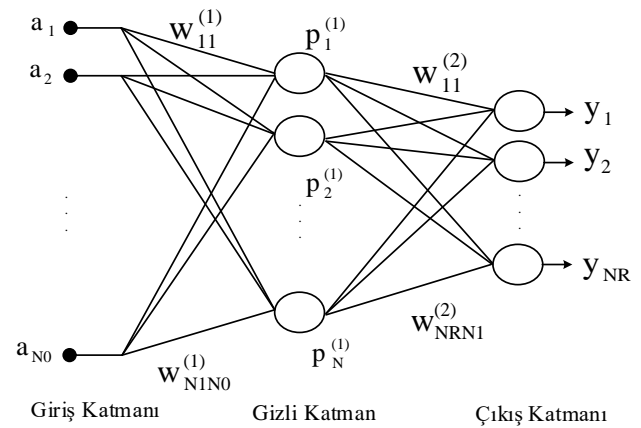


Şekil 3. Tek katmanlı tek nöronlu ileri beslemeli YSA

$$y=f(\varphi)=f\left(\sum_{i=1}^{N_0} w_i a_i\right) \quad (6)$$

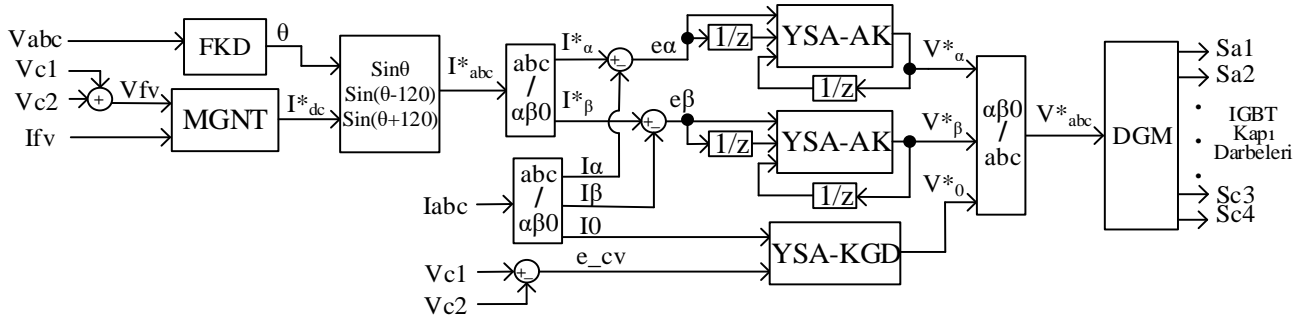
Burada;  $y$  nöron çıkışını,  $f$  aktivasyon fonksiyonunu,  $\varphi$  toplam çıkış sinyalini,  $w_i$   $i$ . ağırlık değerini ve  $a_i$   $i$ . giriş ifade etmektedir. Birden fazla nöron bir araya getirilerek çeşitli YSA yapıları oluşturulmaktadır. Şekil 4’te görülen YSA çok katmanlı ileri beslemeli bir ağ yapısıdır. Giriş

sayısı, gizli katman sayısı, katmanlarda kullanılan aktivasyon fonksiyonu türü ve çıkış sayısı her uygulamada farklı olabilir. Bu tür ağlar, herhangi bir geri besleme girdisi içermediğinden ve girişlerin önceki değerlerine bağımlı olmadığından dolayı hafızasız ya da statik ağlar olarak isimlendirilirler. Bunun dışında literatürde hafızalı ağlar olarak adlandırılan dinamik yapıda ağlar da mevcuttur. Dinamik ağlar, potansiyel olarak ileri beslemeli ağlara göre gürültü ve parametre değişimlerinde daha iyi performans göstermektedirler. Bu tip ağlarda çıkış, girişin, gizli katmanların ya da çıkışın önceki değerlerine bağlı olarak üretilmektedir (Hagan vd. 2014).



Şekil 4. Çok katmanlı ileri beslemeli bir YSA

Bu çalışmada, Şekil 2’de verilen şebeke bağlantılı FV evirici kontrol blok diyagramındaki KGD kontrolcüsü (2 adet PI kontrolcüsü içeren) ve PR akım kontrolcüsü yerine kullanılması amacıyla iki farklı YSA tabanlı kontrolcü tasarlanmıştır. YSA-KGD, sadece o anki girişlere bağlı olan statik yapıda bir ağ olarak hazırlanmıştır. YSA-AK ise hem girişin önceki değerlerine hem de çıkışın önceki değerlerine bağlı dinamik yapıda bir ağ olarak oluşturulmuştur. Önerilen bu iki YSA kontrolcüsünün üç fazlı NNK şebeke bağlantılı FV evirici devresindeki kullanımı Şekil 5’te verilmiştir.



Şekil 5. Üç fazlı NNK FV evirici için YSA tabanlı kontrol blok diyagramı

Şekil 5’ten görülebileceği gibi, YSA-KGD girişleri ve çıkışı, Şekil 2’deki gerilim dengeleme kontrolcüsü ile aynı parametreler olacak şekilde ( $I_0$ ,  $e_{cv}$  ve  $V^*_0$ ) tasarlanmıştır. İki adet PI kontrolcü içeren KGD yerine bir

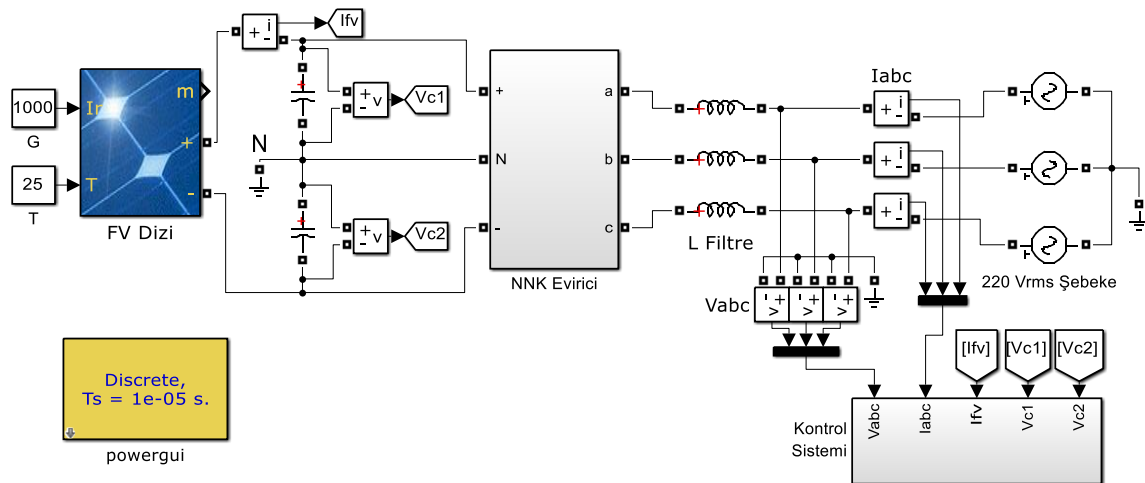
adet YSA-KGD tasarlanmıştır ve ağ eğitimleri başarılı bir şekilde gerçekleştirilmiştir. YSA-AK için ise öncelikle Şekil 2’deki PR akım kontrolcüsü ile aynı giriş/çıkış parametrelerine sahip, (giriş akım hatası ( $e_\alpha/e_\beta$ ), çıkış

evirici referans gerilimi ( $V^*_a/V^*_\beta$ ) bir ağ yapısı oluşturulmuş, fakat bu ağın başarılı bir şekilde eğitimi mümkün olmamıştır. Bundan dolayı, klasik yapının dışına çıkılarak tasarımı yapılan ağa farklı giriş parametreleri eklenerek çalışmalar yapılmıştır. Bu çalışmaların sonucunda; önerilen YSA-AK'nın eğitimi, Şekil 5'te görülen, parametre olarak hata, hatanın ve çıkışın bir önceki değerlerini içeren, üç girişli dinamik bir ağ yapısı ile mümkün olmuştur. YSA-KGD ve YSA-AK ağlarının eğitilmesinde, klasik kontrolcüler (PI ve PR) içeren NNK evirici simülasyonundan (Şekil 2) alınan veriler kullanılmıştır. 210V DA bara besleme gerilimi ve 10 ohm dengeli rezistif yük durumunda, evirici referans akımının 7, 8 ve 9 amper değerleri için çalıştırılan benzetimlerden kontrolcülerin giriş ve çıkış verileri transient ve kararlı hal durumlarını içerecek şekilde kaydedilmiştir. Benzetimden elde edilen veriler eğitim aşamasında kullanılmadan önce herhangi bir ön işleme tabi tutulmamıştır. Kaydedilen YSA-KGD eğitim veri seti 2x1788 adet giriş ve 1x1788 adet çıkış verisinden YSA-AK eğitim veri seti ise 3x1755 adet giriş ve 1x1755 adet çıkış verisinden oluşmaktadır. Her iki ağın eğitimi birbirinden bağımsız yapılmıştır. Eğitim verileri, %70'i eğitim, %15'i onaylama ve kalan %15 ise test verileri olacak şekilde ayrılmıştır. Ağların eğitimi Matlab ortamında yapılmıştır. Kontrolcüler için eğitimler Levenberg-Marquart geri yayılım algoritması ile gerçekleştirilmiştir. Eğitimler ile gizli katmandaki nöron sayısını azaltarak performanstan ödün vermeden en az sayıda nöron ile çalışacak şekilde ağ yapıları elde edilmiştir. Eğitim sonunda elde edilen minimum nörona sahip her iki YSA tabanlı kontrolcülerde de, gizli katmanda bir adet ve çıkış katmanında bir adet nöron bulundurmaktadır. YSA tabanlı kontrolcülerde, gizli

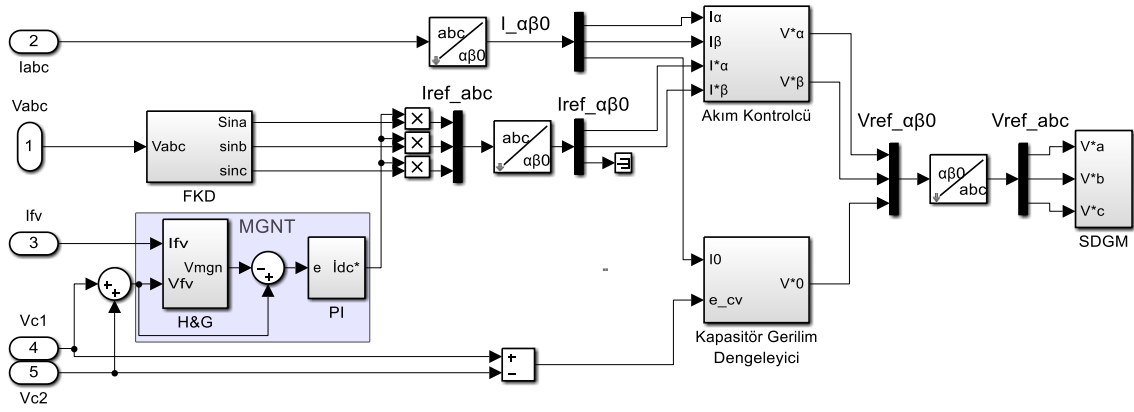
katmanlarda tanjant-sigmoid, çıkış katmanlarında ise lineer aktivasyon fonksiyonları kullanılmıştır. Eğitim sonuçlarının analiz edilmesinde Mean Square Error (MSE) ve Regression (R) değerleri dikkate alınmıştır. MSE geri yayılım algoritmasında kullanılan ve çıktılar ve hedef çıktılar arasındaki ortalama kare farkını gösteren performans indeksidir. R ise yine çıktılar ve hedef çıktılar arasındaki korelasyonu ölçer (Hagan vd. 2014). YSA-KGD ve YSA-AK için eğitim performansları sırasıyla,  $MSE=2.25 \times 10^{-6}$ ,  $R=0.99988$  ve  $MSE=0.00286$ ,  $R=0.99737$ 'dir. Bu değerler önerilen YSA'ların oldukça başarılı şekilde eğitildiğini göstermektedir.

#### 4. Klasik ve YSA Tabanlı Kontrolcülerin Performanslarının Değerlendirilmesi

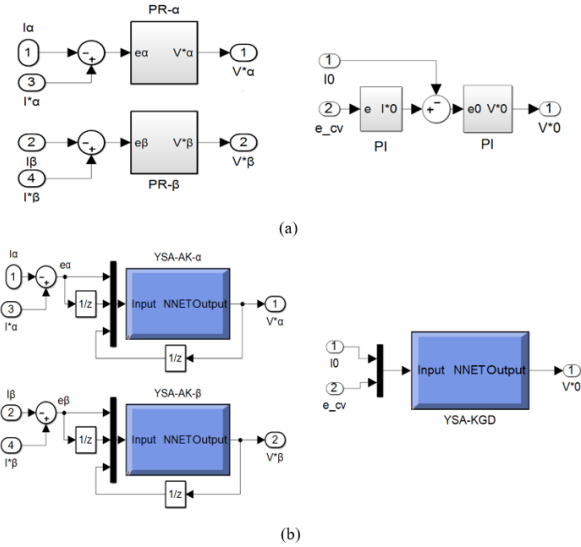
Bu bölümde, şebeke bağlantılı FV evirici sistemi için, önceki bölümlerde detayları sunulan klasik ve YSA tabanlı iki farklı kontrol sisteminin performansları incelenmiştir. Bu amaçla, öncelikle üç fazlı üç seviyeli NNK FV evirici sistemi MATLAB/Simulink kullanılarak benzetimi yapılmıştır ve gerçekleştirilen benzetime ait ekran görüntüsü Şekil 6'da verilmiştir. Burada bulunan "Kontrol Sistemi" isimli bloğa ait alt bloklar Şekil 7'de görülmektedir. Şekil 7'de gösterilen Akım Kontrolcüsü ve Kapasitör Gerilim Dengeleyicisi bloklarının iç yapısı klasik metot için Şekil 8(a) ile YSA tabanlı metot için ise Şekil 8(b) ile verilmiştir. Benzetimde, güç sistemi için örnekleme zamanı olarak  $10 \mu s$  değeri kullanılmıştır. Bunun yanı sıra, MGNT algoritması için örnekleme zamanı 1ms, PI, PR ve YSA kontrolcüler için örnekleme zamanı ise 0.1ms olarak belirlenmiştir. DGM anahtarlama sinyalinin taşıyıcı frekansı 20kHz'dir. Benzetimde kullanılan devre parametreleri Çizelge 1'de görülebilmektedir.



Şekil 6. Üç fazlı şebeke bağlantılı NNK FV evirici MATLAB benzetimi



Şekil 7. Kontrol Sistemi alt blokları



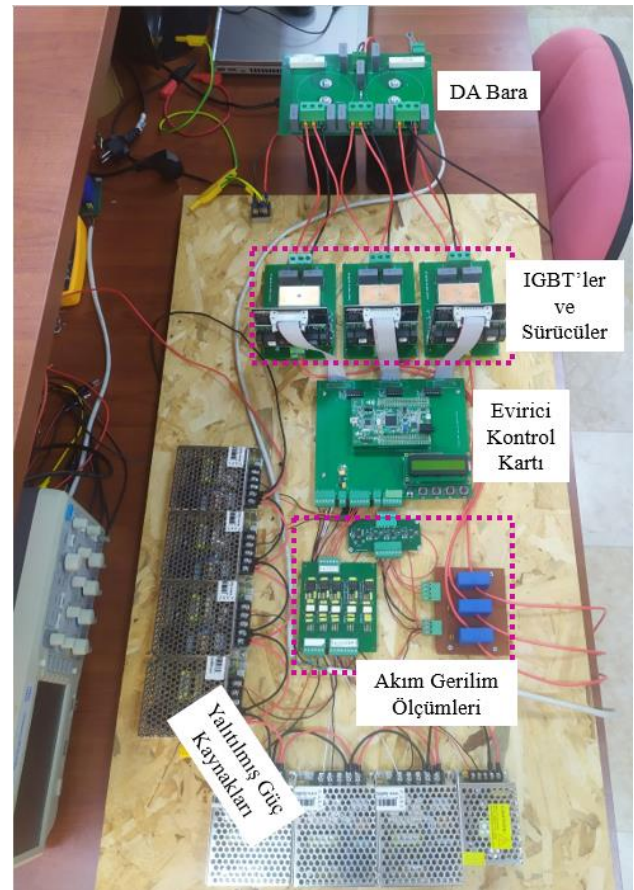
Şekil 8. Akım Kontrolcü ve Kapasitör Gerilim Dengeleyici alt blokları (a) Klasik kontrolcüler, (b) YSA tabanlı kontrolcüler kullanıldığı durumlarda

Çizelge 1. NNK FV evirici devre parametreleri

Devre Parametreleri	Değer	Birim
Seri Bağlı Paneller	23	--
Panel-Vmgn	30.51	V
Panel-Imgn	8.36	A
FV Kaynak Gücü	5866	W
DA Bara Kondansatörleri	4700	µF
Filtre Bobinleri	7.7	mH
Şebeke Gerilimi	220	Vrms
Şebeke Frekansı	50	Hz

DeneySEL çalışmalarında kullanılmak için tasarlanan 9kVA'lık üç fazlı NNK evirici devresinin fotoğrafı Şekil 9'da verilmiştir. Tasarlanan kontrol kartında; kontrol yazılımları, MikroC Pro for ARM derleyicisi kullanılarak hazırlanmış ve STM32F407 mikrodenetleyicisi üzerinde çalıştırılmıştır. MikroC derleyicisi programlama kolaylığı nedeniyle tercih edilmiştir. Şekil 2 ve Şekil 5 ile verilen

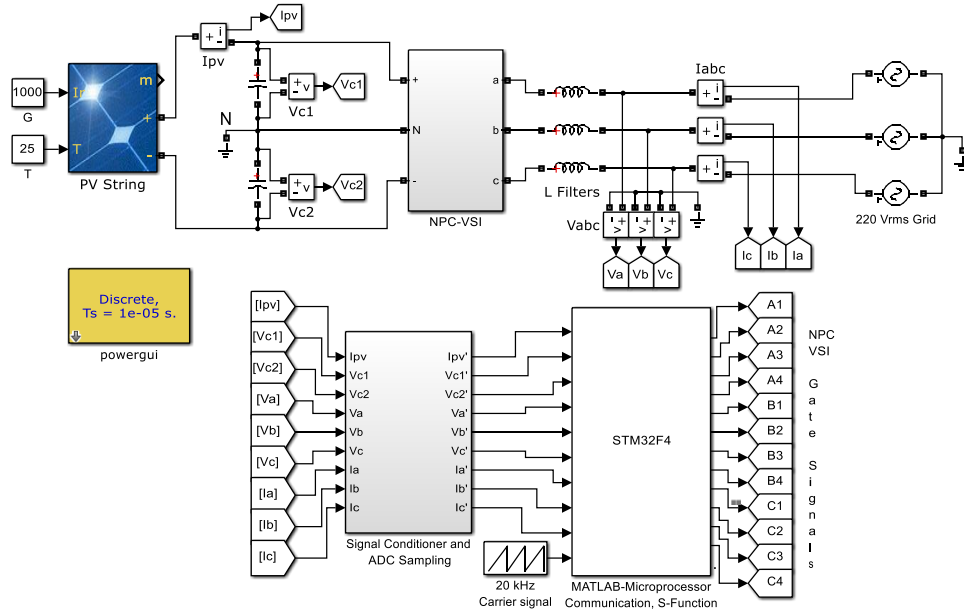
kontrol algoritmaları C dilinde kodlanmıştır. Hazırlanan evirici kodu devre üzerinde sensörlerden gelen verileri analog dijital çevirici vasıtasıyla okumakta ve kontrol algoritmalarından geçirek IGBT'ler için anahtarlama sinyallerini üretmektedir. Yazılım ayrıca LCD ekran ve veri haberleşmesi için UART seri haberleşme rutinlerini de içermektedir.



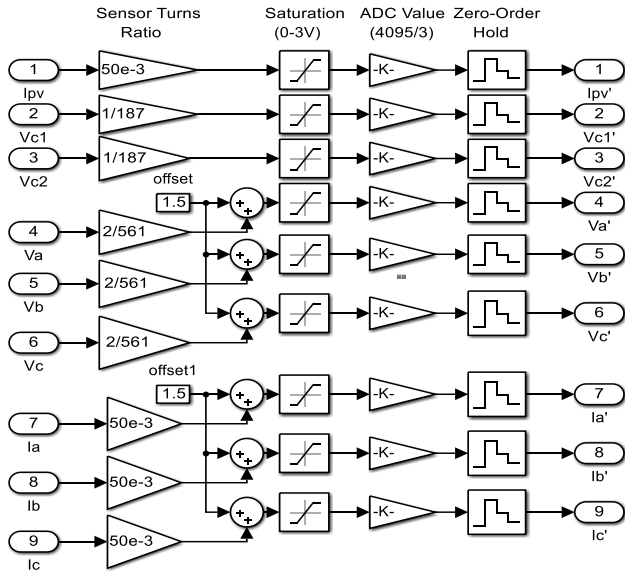
Şekil 9. Tasarlanan NPC evirici deneysel sisteminin fotoğrafı Bunun dışında evirici devresinin güç katında SK50MLO66 IGBT modülleri kullanılmıştır. Akım ölçümleri LA100P hall etkili akım sensörleri ile yapılmıştır. Gerilim ölçümleri ise gerilim bölücü direnç devresi ve izolasyon için HCPL7840 optik amplifikatör entegresi ile gerçekleştirilmiştir. Eviricinin DA bara besleme gerilimi, şebeke üzerinden

varyak ve 1 faz tam dalga doğrultucu ile elde edilmiştir. FV evirici sistem için hazırlanan yazılım, uygulama safhası öncesinde, güvenli bir şekilde test edilebilmesi için MATLAB/Simulink ve Evirici Kontrol Kartı arasında veri haberleşmesini esas alan bir ortak çalışma benzetimi hazırlanmıştır (Yarıkkaya ve Vardar 2020, Yağan ve Vardar 2021). MATLAB/Simulink ile ortak çalışmayı gerçekleştiren benzetim yapısı Şekil 10'da verilmiştir. Ortak çalışma simülasyonu hazırlanırken, genel

simülasyonda bulunan Kontrol Sistemi blokları (Şekil 7) çıkarılarak yerine haberleşme amaçlı bir adet S-function bloğu eklemiştir. Bu blok, seri haberleşme protokolünü kullanarak Simulink ile kontrol kartı arasındaki veri alışverişini gerçekleştirmektedir. FV evirici sisteminin güç katı MATLAB ortamında bulunurken, tüm kontrol yazılımları prototip evirici kartı içerisine programlanmıştır. Simülasyonda güç katından alınan akım ve gerilim bilgileri kontrol kartına gönderilmektedir.



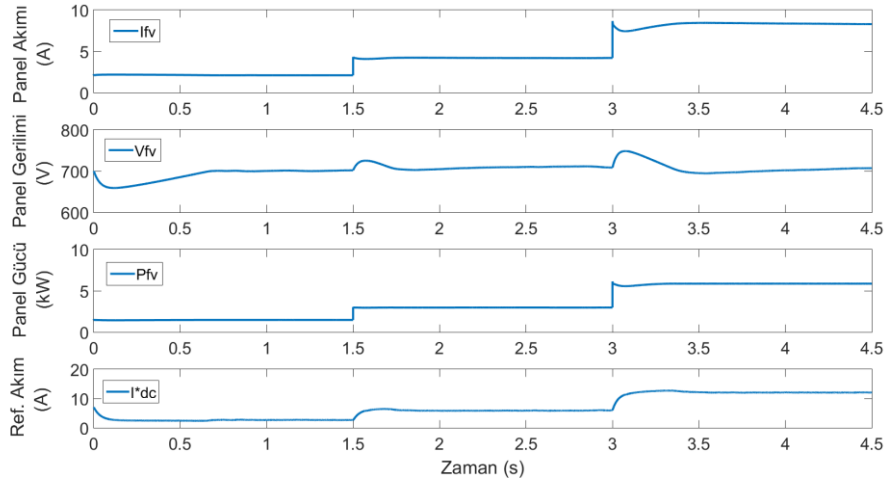
Şekil 10. Üç fazlı NNK FV evirici ortak çalışma benzetimi (Yağan ve Vardar 2021)



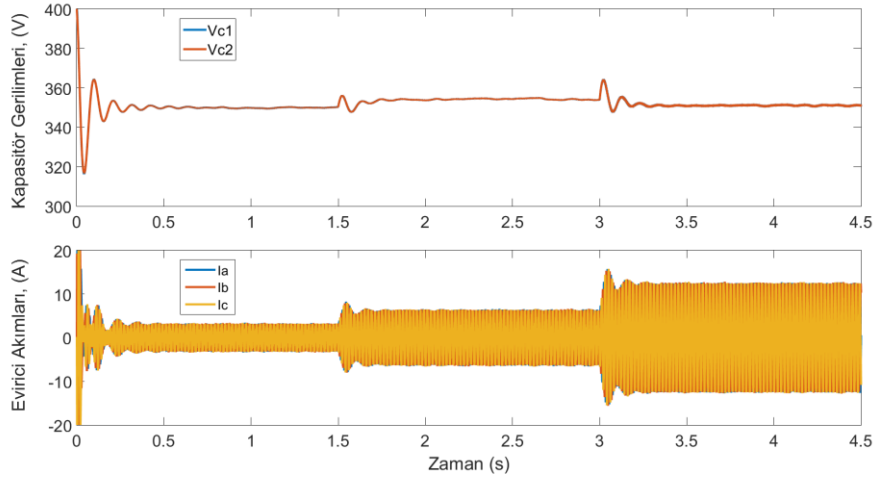
Şekil 11. Sinyal koşullandırıcı ve ADC örnekleyici bloğu (Yağan ve Vardar 2021)

FV evirici kontrol yazılımı bu bilgileri analog-dijital dönüştürücü (ADC) yerine benzetimden alarak kontrol algoritmalarını işletir ve sonucunda oluşan IGBT anahtarlama bilgileri simülasyona yollar. Bu şekilde, güç katını bağlamadan önce prototip kart ve gerçekleştirilen yazılımın doğruluğu test edilerek olası hataların önüne

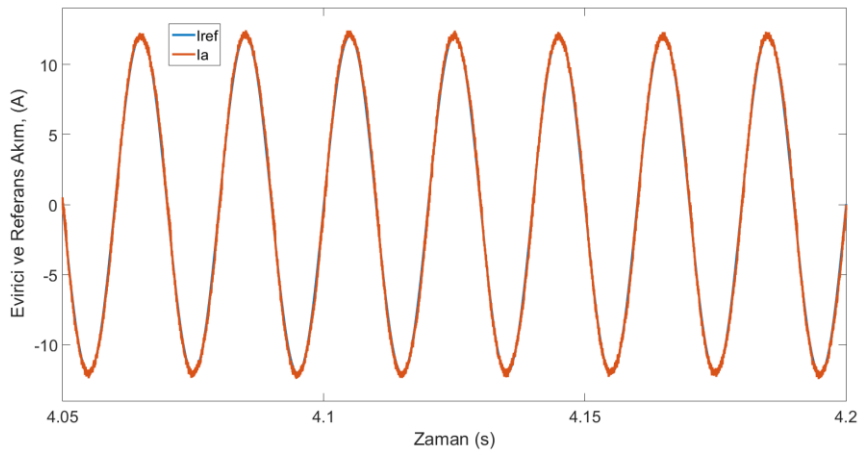
geçilmiştir. Ortak çalışma simülasyonu çalıştırıldığında, her bir simülasyon zaman adımında: Güç sistemindeki FV kaynak akımı, DA bara kapasitörleri gerilimleri, şebeke gerilimleri ve şebeke akımları olmak üzere 9 adet sistem bilgisi simülasyondan elde edilerek kontrol kartına iletilmektedir. Fakat, gerçeğe yakın sonuçlar alabilmek için, bu 9 veri kontrol kartına iletilmeden önce sanki gerçek sistemdeki gibi sensörlerden alınıp evirici üzerindeki sinyal şartlandırıcı devresinden geçip, işlemcinin analog-dijital dönüştürücüsünün kabul ettiği 0-3V aralığında bir bilgiye dönüştürülür. Sinyal şartlandırıcı ve ADC örnekleyici bloğu olarak isimlendirilen bu işlem Şekil 11'de verilmiştir. ADC örnekleme işlemi temsilen Zero-Order Hold kullanılmıştır. Burada, sensör dönüştürme oranları ve ADC örnekleme aralıkları gerçek sistemdeki değerlere uygun olarak belirlenmiştir (Yarıkkaya ve Vardar 2020, Yağan ve Vardar 2021). Ortak çalışma benzetim sistemi kullanılarak klasik kontrolcüler ve YSA kontrolcülerin değişen çevresel koşullar altında akım kontrolü ve kapasitör gerilimleri dengeleme performansları karşılaştırılmıştır. Güneş ışınım şiddeti (G),  $t=1.5$  sn'de  $250 \text{ W/m}^2$ 'den  $500 \text{ W/m}^2$ 'e, sonrasında  $t=3$ sn'de  $500 \text{ W/m}^2$ 'den  $1000 \text{ W/m}^2$ 'ye adım değişimi olacak şekilde değiştirilmiştir.



Şekil 12. Değişen Işınım Şiddeti altında FV dizi akımı ( $I_{fv}$ ), gerilimi ( $V_{fv}$ ), gücü ( $P_{fv}$ ) ve MGNT referans akımı ( $I^*_{dc}$ )

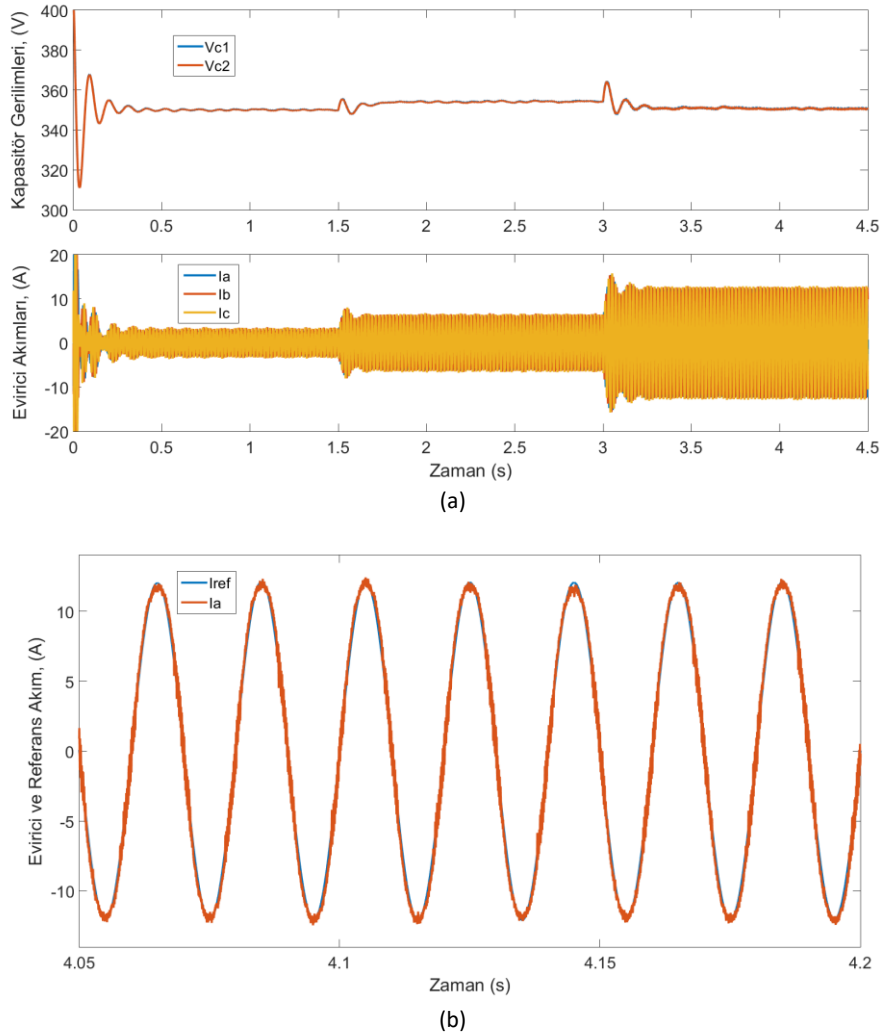


(a)



(b)

Şekil 13. Klasik kontrolcülerin kullanıldığı durumda; (a) Evirici DC bara Kapasitör gerilimleri ve Evirici akımları, (b) Evirici akımının bir fazı ve referans akım



**Şekil 14.** YSA tabanlı kontrolcülerin kullanıldığı durumda; (a) Evirici DC bara Kapasitör gerilimleri ve Evirici akımları, (b) Evirici akımının bir fazı ve referans akım

Bu çevresel koşullarda MGNT algoritması tarafından belirlenen evirici giriş gerilimi, akımı ve gücü ve akım kontrolü için DA referans akımı bilgileri Şekil 12’de verilmiştir. MGNT yöntemi iki kontrol sisteminde de aynı şekilde kullanılmış ve programlanmıştır. Şekil 12’de ışınım şiddeti arttığında FV kaynağın akımının ( $I_{FV}$ ) ve gücünün ( $P_{FV}$ ) de doğru orantılı olarak arttığı ve dolayısıyla şebekeye aktarılacak akımın referans değerinin ( $I_{dc}^*$ ) de arttığı görülmektedir.

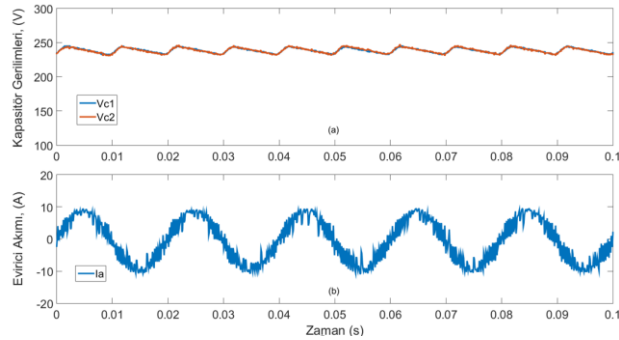
Klasik kontrolcüler ve YSA kontrolcüler kullanıldığında elde edilen benzetim sonuçları sırasıyla Şekil 13’te ve Şekil 14’te gösterilmiştir. Şekil 13 ve Şekil 14 incelendiğinde her iki kontrol sistemi için de sonuçların benzer olduğu ve metotların birbirlerine yakın performans gösterdiği fark edilmektedir. Şekil 13 (a) ve Şekil 14 (a)’dan ışınım şiddeti arttığında şebekeye aktarılan akımın da doğru orantılı olarak arttığı, kapasitör gerilimlerinin ise sürekli olarak dengeli kaldığı görülmektedir. Şekil 13 (b) ve Şekil 14 (b) ile ise sırasıyla PR-AK’nün ve YSA-AK’nün referans akımları takip etme performansları sunulmuştur. Bu iki grafiğe göre, her iki akım kontrolcü ile de sinüzoidal referans

akımın doğru şekilde takip edilebildiği görülmektedir. Şekil 13 (b) deki  $I_a$  akımının THB değeri %3 ve Şekil 14 (b) deki  $I_a$  akımının THB değeri %5.7 dir. Sonuç olarak, değişen ışınım şiddeti altında her iki kontrol sistemi ile de FV kaynaktan şebekeye güç aktarımı maksimum güç noktasında ve düşük akım THB değerleri ile gerçekleştirilmiştir. FV kaynağın maruz kaldığı bir başka çevresel koşul olan, ortam sıcaklığında meydana gelen değişikliğe karşı da kontrolcülerin performansları incelenmiştir. Değişen sıcaklık altında yapılan testlerde de aynı kontrol başarısının sağlandığı görülmüştür ve tasarlanan YSA kontrolcülerin klasik kontrolcüler gibi iyi bir kontrol performansına sahip olduğu görülmüştür.

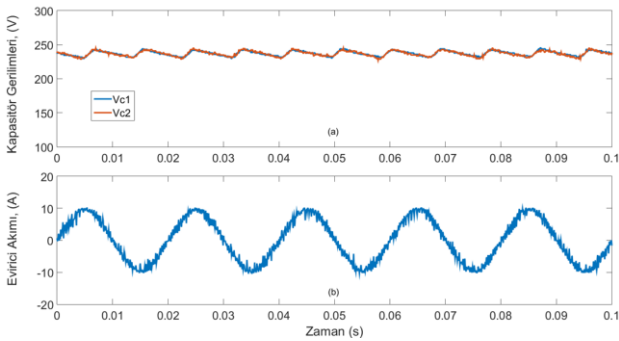
Uygulama aşamasında Şekil 9’da verilen deneysel sistem kullanılmıştır fakat burada FV kaynak ile değil şebekeden doğrultulan DA gerilim ile evirici beslenmiştir. Evirici çıkışında şebeke yerine RL yük kullanılmıştır. Böylelikle kapasitör dengeleyici ve akım kontrolcülerin performansı diğer koşullar yok edilerek incelenmiştir ve çalışabilirliği gösterilmiştir. Bu deneysel durum için; DA bara gerilimi 475 V, faz başına yük olarak 3mH şok bobini ve 22.5 ohm

rezistif yük ve referans akımı değeri ise 10 A olarak kullanılmıştır. THB ölçümleri FLUKE 43B güç kalitesi analizörü kullanılarak gerçekleştirilmiştir. Klasik ve YSA tabanlı kontrolcülerin kullanıldığı deney sonuçları sırasıyla Şekil 15 ve Şekil 16 ile verilmiştir.

Şekil 15(a)'da ve Şekil 16 (a)'da sırasıyla Klasik ve YSA tabanlı kontrolcüler kullanıldığında deneysel sistemden alınan kapasitör gerilimleri sunulmuştur. Bu sonuçlar karşılaştırıldığında, her iki kontrolcünün de kapasitör gerilimlerini dengede tutabildiği görülmektedir.



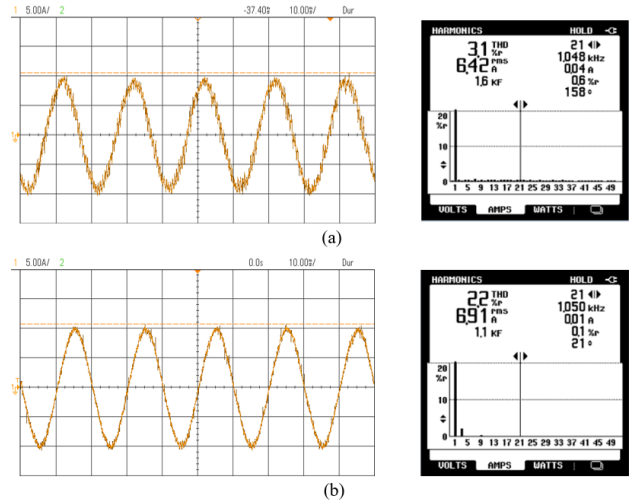
Şekil 15. Klasik kontrolcüler için deneysel sonuçlar: a) Kapasitör Gerilimi, b) Evirici Akımı



Şekil 16. YSA tabanlı kontrolcüler için deneysel sonuçlar: a) Kapasitör Gerilimi, b) Evirici Akımı

Klasik ve YSA tabanlı kontrolcüler kullanıldığı durum için deneysel sistemden alınan bir faz için evirici akımları sırasıyla Şekil 15 (b)'de ve Şekil 16 (b)'de verilmiştir. Evirici akımlarının THB değerleri, Klasik kontrolcüde %9.4 iken, YSA tabanlı kontrolcüde %4 olarak ölçülmüştür. Şekilden de görülebildiği gibi YSA tabanlı kontrol sistemi kullanıldığında evirici çıkış akımı dalga şekilleri sinüzoidale daha yakındır ve böylelikle akımın THB değerleri de daha düşük olmaktadır.

Yükte kullanılan endüktans değeri 3mH'den 8mH değerine artırıldığında kararlı haldeki evirici akımlarının osiloskop görüntüsü ve THB değerinin ölçü aleti ile elde edilen değeri Şekil 17 'de sunulmuştur. Bu durumda THB değeri, klasik kontrolcüler kullanıldığında %3.1, YSA kontrolcülerin için ise %2.2 olarak ölçülmüştür.



Şekil 17. 8mH yük endüktansı kullanımı durumunda kararlı hal evirici akımı ve THB değeri için deneysel sonuçlar: a) Klasik kontrolcüler ile, b) YSA kontrolcüler ile

Bu sonuçlar, YSA tabanlı kontrolcülerin deneysel ortamdaki kaçınılmaz parametre değişimlerinden/farklılıklarından ve gürültülerden çok daha az etkilenecek klasik kontrolcülerden daha iyi performans sağladığını göstermiştir. Ortak çalışma simülasyonu ve deneysel çalışma testlerinden elde edilen sonuçlara göre önerilen YSA-KGD ve YSA-AK, hem referans akımını takip etmede hem de DA bara kapasitörlerinin dengelenmesinde oldukça iyi performanslar sergilemiştir.

## 5. Sonuçlar

Bu çalışmada, üç fazlı, üç seviyeli, üç bacaklı ve dört bağlantı yollu NNK şebeke bağlantılı bir FV evirici için bir YSA akım kontrolcüsü (YSA-AK) ve bir YSA kapasitör gerilim dengeleyicisi (YSA-KGD) tasarlanmıştır. Geliştirilen YSA-AK, dinamik YSA yapısındadır ve PR kontrolcü tabanlıdır. YSA-KGD ise statik YSA yapısındadır ve PI kontrolcü tabanlıdır. YSA-AK ve YSA-KGD'den oluşturulan kontrol sisteminin değişen çevresel koşullar (güneş ışınım şiddeti ve ortam sıcaklığı) altındaki performansları akım kontrolcüsü olarak PR kontrolcü ve kapasitör gerilim dengeleyicisi olarak PI kontrolcünün kullanıldığı klasik kontrol sistemi ile karşılaştırılmıştır. Karşılaştırma hem benzetim ortamında hem de deneysel ortamda gerçekleştirilmiştir. Deneysel çalışmaya geçmeden önce, evirici için hazırlanan yazılım, MATLAB ve prototip kontrol kartı ortak çalıştırılarak test edilmiştir. Ortak çalışma benzetim sonuçlarından her iki kontrol sisteminin performanslarının oldukça benzer olduğu ve yaklaşık %5 THB değerinde şebeke akımları sağlayabildikleri görülmüştür. Deneysel sonuçlardan ise ANN kontrolcülerin, PR ve PI kontrolcülere göre fiziksel ortamın getirdiği gürültülerden ve parametre farklılıklarından daha az etkilendiğinden dolayı daha iyi performansa sahip

olduğu tespit edilmiştir. YSA tabanlı kontrol sistemi kullanıldığında, evirici çıkış akımı dalga şekilleri sinüzoidal forma daha yakındır ve THB değerleri de daha düşüktür. Ayrıca, bu çalışmada tasarlanan PR tabanlı YSA-AK, literatürde rastlanan diğer YSA tabanlı akım kontrolcülerine karşılaştırıldığında; çok daha az karmaşık bir ağ yapısına sahip olduğu ve çok daha az işlem yükü gerektirdiği görülmüştür. Sonuç olarak, geliştirilen YSA tabanlı kontrol sistemi ile mikroişlemcili devrelerde kolaylıkla uygulanabilir, hızlı ve gürültü performansı iyi bir akım kontrolcüsü ve kapasitör gerilim dengeleyicisi elde edilmiştir. Gelecek çalışmalarda, tasarlanan YSA kontrolcülerinin NNK eviriciler için öngörü özelliği kazanacak şekilde eğitimlerinin gerçekleştirilmesi önerilebilir.

#### Etik Standartlar Bildirgesi

Bu çalışma, Doç.Dr. Kadir VARDAR danışmanlığında Yunus Emre YAĞAN tarafından hazırlanan 26/4/2023 tarihinde tamamlanan "Üç fazlı nötr noktası kenetli eviriciler için ysa tabanlı kontrolcüler tasarlanması ve uygulanması" başlıklı doktora tezi (Tez No: 803115) kapsamında gerçekleştirilmiş ve bu tezden türetilmiştir.

Bu çalışmanın hazırlanma sürecinde bilimsel ve etik ilkelere uyulduğu ve yararlanılan tüm çalışmaların kaynakçada belirtildiği beyan olunur.

#### Yazarlık Katkı Beyanı

Yazar 1: Kaynaklar, Araştırma, Simülasyon Çalışması, Deneysel Yazma – orijinal taslak

Yazar 2: Kavramsal Tasarım, Tez Danışmanı, Araştırma, Biçimsel analiz, Doğrulama, Metodoloji, Yazma – orijinal taslak

#### Çıkar Çatışması Beyanı

Yazarların bu makalenin içeriğiyle ilgili olarak beyan edecekleri hiçbir çıkar çatışması yoktur.

#### Verilerin Kullanılabilirliği

Bu çalışma sırasında oluşturulan veya analiz edilen tüm veriler, yayınlanan bu makaleye dahil edilmiştir.

## 6. Kaynaklar

- Babaie, M., Sebaaly, F., Sharifzadeh, M., Kanaan, H.Y., and Al-Haddad, K., 2019. *Design of an artificial neural network control based on levenberg-marquart algorithm for grid-connected packed U-cell inverter*, International Conference on Industrial Technology (ICIT), 1202-1207. <https://doi.org/10.1109/ICIT.2019.8755098>
- Babaie, M., Sharifzadeh, M., and Al-Haddad, K., 2020a. *Three-phase grid-connected NPC inverter based on a robust artificial neural network controller*, IEEE Power & Energy Society General Meeting (PESGM), 1-5. <https://doi.org/10.1109/PESGM41954.2020.9281531>
- Babaie, M., Saeidi, M., Sharifzadeh, M., Hamadi, A., Al-Haddad, K., and Chandra, A., 2020b. *Hybrid ANN-linear controller for maximum PV energy harvesting in grid-tied packed E-cell inverter*, International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM), 871-875.

<https://doi.org/10.1109/SPEEDAM48782.2020.9161935>

- Babaie, M., Mehrasa, M., Sharifzadeh, M., and Al-Haddad, K., 2022. *Floating weighting factors ANN-MPC based on lyapunov stability for seven-level modified PUC active rectifier*. IEEE Trans. Ind. Electron., 69(1),387-398. <https://doi.org/10.1109/TIE.2021.3050375>
- Bana, P. R., and Amin, M., 2023. *State-space modelling and stability analysis of ANN controller for grid-connected VSC system*, IEEE IAS Global Conference on Renewable Energy and Hydrogen Technologies (GlobConHT), 1-6. <https://doi.org/10.1109/GlobConHT56829.2023.10087412>
- Beşer, E., ve Beşer, E. K., 2021. *Endüstriyel Amaçlı Yarım H-Köprü Modüllü Üç Fazlı Çok Seviyeli Evirici Yapısı, Afyon Kocatepe Üniversitesi Fen ve Mühendislik Bilimleri Dergisi*, 21(3), 579 - 585. <https://doi.org/10.35414/akufemubid.702382>
- Bouaouaou, H., Lalili, D., and Boudjerda, N., 2022. *Model predictive control and ANN-based MPPT for a multi-level grid-connected photovoltaic inverter*, *Electrical Engineering*, 104(3), 1229-1246. <https://doi.org/10.1007/s00202-021-01355-w>
- Cha, H., Vu, T., and Kim, J., 2009. *Design and control of proportional-resonant controller based photovoltaic power conditioning system*, IEEE Energy Conversion Congress and Exposition, 2198-2205. <https://doi.org/10.1109/ECCE.2009.5316374>
- Chatterjee, A., and Mohanty, K.B., 2018. *Current control strategies for single phase grid integrated inverters for photovoltaic applications-a review*, *Renewable Sustainable Energy Rev.*, 92, 554–569. <https://doi.org/10.1016/j.rser.2018.04.115>
- Chenai, S., and Benchouia, M., 2014. *Three-phase Three-level (NPC) shunt active power filter performances based on PWM and ANN's controllers for harmonic current compensation*, International Journal on Electrical Engineering and Informatics, 6(3),532-552. <https://doi.org/10.15676/ijeie.2014.6.3.7>
- Crescimbeni, F., Lidozzi, A., Rovelli, E., Salvatore, A., and Solero, L., 2012. *A 30kw transformerless PV NPC inverter*, 15th International Power Electronics and Motion Control Conference (EPE/PEMC), DS2c–17. <https://doi.org/10.1109/EPEPEMC.2012.6397301>
- Dong, W., Li, S., Fu, X., Li, Z., Fairbank, M., and Gao, Y., 2021. *Control of a buck DC/DC converter using approximate dynamic programming and artificial neural networks*, *IEEE Trans. Circuits Syst. I Regul. Pap.*, 68(4), 1760-1768. <https://doi.org/10.1109/TCSI.2021.3053468>
- Faraji, F., Hajirayat, A., Birjandi, A.A.M., and Al-Haddad, K., 2017. *Single stage single-phase three-level neutral-point-clamped transformerless grid-connected*

- photovoltaic inverters: Topology review, *Renewable Sustainable Energy Rev.*, 80, 197–214, <https://doi.org/10.1016/j.rser.2017.05.181>
- Goh, H. H., Dong, H., Liang, X., Zhang, D., Dai, W., Song, S., Kurniawan, T.A., and Goh, K. C., 2024. Enhancing performance of shipboard photovoltaic grid-connected inverter through CRNN-LM-BP control optimized by particle swarm optimization of LCL parameters, *Engineering Science and Technology, an International Journal*, 57, 101816. <https://doi.org/10.1016/j.jestch.2024.101816>
- Hagan, M.T., Demuth, H.B., Beale, M.H., and Jesus, O.D., 2014. Neural network desing. 2nd Edition, eBook.
- Hlaili, M., Mechergui, H., Goncalves, H., Exposto, B., and Afonso, J.L., 2016. *Single phase NPC inverter controller with integrated MPPT for PV grid connection*, 17th International Conference on Sciences and Techniques of Automatic Control and Computer Engineering (STA), 598–605. <https://doi.org/10.1109/STA.2016.7952025>
- İbrahim, S., ve Altın, N., 2009. Güneş pili ile beslenen şebeke etkileşimli eviriciler—genel bir bakış, *Gazi Üniversitesi Mühendislik Mimarlık Fakültesi Dergisi*, 24(3).
- Kinga, S., Megahed, T. F., Kanaya, H., and Mansour, D. E. A., 2024. Enhancing robustness and control performance of voltage source inverters using Kalman filter adaptive observer and ANN-based model predictive controller, *Neural Computing and Applications*, 36(33), 21073-21090. <https://doi.org/10.1007/s00521-024-10243-w>
- Latran, M.B., and Teke, A., 2015. Investigation of multilevel multifunctional grid connected inverter topologies and control strategies used in photovoltaic systems, *Renewable Sustainable Energy Rev.*, 42, 361–376. <https://doi.org/10.1016/j.rser.2014.10.030>
- Li, S., Fairbank, M., Johnson, C., Wunsch, D.C., Alonso, E., and Proao, J.L., 2014. Artificial neural networks for control of a grid-connected rectifier/inverter under disturbance, dynamic and power converter switching conditions, *IEEE Trans. Neural Networks Learn. Syst.*, 25(4), 738-750. <https://doi.org/10.1109/TNNLS.2013.2280906>
- Li, S., Sun, Y., Ramezani, M., and Xiao, Y., 2019. Artificial neural networks for volt/VAR control of DER inverters at the grid edge. *IEEE Trans. Smart Grid*, 10(5), 5564-5573. <https://doi.org/10.1109/TSG.2018.2887080>
- Lim, S.K., Kim, J.H., and Nam, K., 1999. *A DC-link voltage balancing algorithm for 3-level converter using the zero sequence current*, 30th Annual IEEE Power Electronics Specialists Conference, 2, 1083-1088. <https://doi.org/10.1109/PESC.1999.785646>
- Massaro, A., 2024. ANNs Predicting Noisy Signals in Electronic Circuits: A Model Predicting the Signal Trend in Amplification Systems, *AI*, 5(2), 533-549. <https://doi.org/10.3390/ai5020027>
- Mehrasa, M., Babaie, M., Sharifzadeh, M., and Al-Haddad, K., 2021. An input–output feedback linearization control method synthesized by artificial neural network for grid-tied packed E-Cell inverter, *IEEE Trans. Ind. Appl.*, 57(3), 3131-3142. <https://doi.org/10.1109/TIA.2021.3049456>
- Mohamed, I.S., Rovetta, S., Do, T.D., Dragicević, T., and Diab, A.A.Z., 2019. A neural-network-based model predictive control of three-phase inverter with an output LC filter. *IEEE Access*, 7, 124737-124749. <https://doi.org/10.1109/ACCESS.2019.2938220>
- Nazeri, A.A., Zacharias, P., Ibanez, F.M., and Somkun, S., 2019. *Design of proportional-resonant controller with zero steady-state error for a single-phase grid-connected voltage source inverter with an LCL output filter*, IEEE Milan PowerTech, 1-6. <https://doi.org/10.1109/PTC.2019.8810554>
- Özdemir, Ş., 2013. Yenilenebilir enerji kaynakları için tek aşamalı MPPT denetimli çok seviyeli eviricinin gerçekleştirilmesi, Doktora Tezi, Gazi Üniversitesi Fen Bilimler Enstitüsü, Ankara.
- Panigrahi, R., Mishra, S.K., and Srivastava, S., 2018. *Grid integration of small-scale photovoltaic systems-a review*, IEEE Industry Applications Society Annual Meeting (IAS), 1–8. <https://doi.org/10.1109/IAS.2018.8544503>
- Parvez, M., Elias, M.F.M., Rahim, N.A., Blaabjerg, F., Abbott, D., and Al-Sarawi, S.F., 2020. Comparative study of discrete PI and PR controls for single-phase UPS inverter, *IEEE Access*, 8, 45584-45595. <https://doi.org/10.1109/ACCESS.2020.2964603>
- Patel, H., and Agarwal, V., 2008. MATLAB-based modeling to study the effects of partial shading on PV array characteristics, *IEEE Trans. Energy Convers.*, 23(1), 302–310. <https://doi.org/10.1109/TEC.2007.914308>
- Sun, Y., Li, S., Lin, B., Fu, X., Ramezani, M., and Jaithwa, I., 2017. Artificial neural network for control and grid integration of residential solar photovoltaic systems, *IEEE Trans. Sustainable Energy*, 8(4), 1484-1495. <https://doi.org/10.1109/TSTE.2017.2691669>
- Sun, Y., Li, S., Ramezani, M., Balasubramanian, B., Jin, B., and Gao, Y., 2019. DSP implementation of a neural network vector controller for IPM motor drives, *Energies*, 12(13), 2558. <https://doi.org/10.3390/en12132558>
- Sujatha, B.G., and Anitha, G.S., 2018. Enhancement of PQ in grid connected PV system using hybrid technique, *Ain Shams Eng. J.*, 9(4), 869-881. <https://doi.org/10.1016/j.asej.2016.04.007>

- Tran, H.N, Le, K.M, and Jeon, J.W., 2019. Adaptive current controller based on neural network and double phase compensator for a stepper motor, *IEEE Trans. Power Electron.*, 34(8), 8092-8103.  
<https://doi.org/10.1109/TPEL.2018.2878928>
- Teodorescu, R., Blaabjerg, F., Liserre, M., and Loh, P.C., 2006. Proportional resonant controllers and filters for grid-connected voltage-source converters, *IEE Proceedings - Electric Power Applications*, 153(5), 750-762.  
<https://doi.org/10.1049/ip-epa:20060008>
- Venkatesan, A.K., Subramaniam, U., Bhaskar, M.S., Gnana Swathika, O.V., Padmanaban, S., Almakhles, D.J., and Mitolo, M., 2021. Small-signal stability analysis for microgrids under uncertainty using MALANN control technique, *IEEE Systems Journal*, 15(3), 3797-3807.  
<https://doi.org/10.1109/JSYST.2020.3020509>
- Vinnakoti, S., and Kota, V.R., 2018. Implementation of artificial neural network based controller for a five-level converter based UPQC, *Alexandria Eng. J.*, 57(3), 1475-1488.  
<https://doi.org/10.1016/j.aej.2017.03.027>
- Villalva, M.G., and Ruppert, E.F., 2004. Current controller with artificial neural network for 3-phase 4-wire active filter, *35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551) 2*, 993-998.  
<https://doi.org/10.1109/PESC.2004.1355556>
- Yacine, A.A., Nouredine, A.A., Aissa, K., and Brahim, M., 2017. Design and implementation of three-level inverter for grid-tied PV systems, *2017 5th International Conference on Electrical Engineering-Boumerdes (ICEE-B)*, 1–6.  
<https://doi.org/10.1109/ICEE-B.2017.8191993>
- Yağan, Y.E., Vardar, K., and Ebeoğlu, M.A., 2018a. Modeling and simulation of PV systems, *IOSR Journal of Electrical and Electronics Engineering (IOSR-JEEE)*, 13(2), 1–11.
- Yağan, Y.E., Vardar, K., and Ebeoğlu, M.A., 2018b. Investigation of MPPT methods used in PV systems, *Journal of Electrical and Electronics Engineering*, 13(2), 84-95.
- Yağan, Y.E., and Vardar K., 2021. Prototype development and verification for grid connected three-phase three-level NPC PV inverter, *2021 13th International Conference on Electrical and Electronics Engineering (ELECO2021)*, 500-504.  
<https://doi.org/10.23919/ELECO54474.2021.9677753>
- Yarikkaya, S., and Vardar, K., 2020. Rapid prototype development of single-phase grid connected PV inverter using STM32F4 and MATLAB, *Avrupa Bilim ve Teknoloji Dergisi*, 18, 213–223.  
<https://doi.org/10.31590/ejosat.680586>
- Zeb, K., Khan, I., Uddin, W., Khan, M.A., Sathishkumar, P., Busarello, T.D.C., Ahmad, I., and Kim, H., 2018a. A review on recent advances and future trends of transformerless inverter structures for single-phase grid connected photovoltaic systems, *Energies*, 11(8), 1968.  
<https://doi.org/10.3390/en11081968>
- Zeb, K., Uddin, W., Khan, M.A., Ali, Z., Ali, M.U., Christofides, N., and Kim, H., 2018b. A comprehensive review on inverter topologies and control strategies for grid connected photovoltaic system, *Renewable Sustainable Energy Rev.*, 94, 1120–1141.  
<https://doi.org/10.1016/j.rser.2018.06.053>