

Kapasitans-Voltaj (C-V) Yöntemiyle Sb Katkılı TiO₂ / n-Si MIS Yapının Seri Direnç Parametresinin Hesaplanması

Savaş Sönmezoğlu ve Seçkin Akın

Karamanoğlu Mehmetbey Üniversitesi, Kamil Özdağ Fen Fakültesi, Fizik Bölümü, Karaman

E-posta: svssonmezoglu@kmu.edu.tr

Geliş Tarihi: 10 Haziran 2011; Kabul Tarihi: 08 Ağustos 2011

Özet

Anahtar kelimeler

C-V karakteristiği;
I-V karakteristiği;
Seri direnç;
Engel yüksekliği;
Arayüzey durumları

Bu çalışmada, Sb katkılı TiO₂/n-Si MIS diyotun seri direnç ve engel yüksekliği gibi temel elektriksel parametreleri *I-V* ve *C-V* karakteristikleri yardımıyla hesaplanmış ve analiz edilmiştir. *I-V* karakteristiklerinden elde edilen idealite faktörü, engel yüksekliği ve seri direnç değerleri sırasıyla, 2.79, 0.68 eV ve 4118 Ω olarak elde edilmiştir. *C-V* karakteristiğinden engel yüksekliği ve seri direnç değerleri ise sırasıyla 1.94 eV ve 10.45 Ω olarak elde edilmiştir. *C-V* yönteminden elde edilen engel yüksekliği değeri ile *I-V* yönteminden elde edilen engel yüksekliği değeri arasındaki farkın sebepleri arayüzey durumları, seri direnç etkisi ve yalıtkan tabakanın varlığı olabilir. Yalıtkan ara tabakanın büyük olduğu durumlarda *C-V* yönteminden elde edilen seri direnç ve engel yüksekliği gibi parametreler *I-V* yönteminden daha doğru ve güvenilir sonuçlar vermektedir.

The Determination of Series Resistance Parameter of Sb-Doped TiO₂ / n-Si MIS Structure by Capacitance-Voltage (C-V) Method

Abstract

Key words

C-V characteristic;
I-V characteristic;
Series resistance;
Barrier height;
Interfacial states

In this study, the basic electrical parameters of the Sb-doped TiO₂/n-Si MIS diode such as series resistance and barrier height were calculated and analyzed with the help of *I-V* and *C-V* characteristics. Ideality factor, barrier height and series resistance values obtained from the *I-V* characteristics were determined 2.79, 0.68 eV and 4118 Ω, respectively. Barrier height and series resistance values from the *C-V* characteristics were determined as 1.94 eV and 10.45 Ω, respectively. The causes of the difference between the value of barrier height obtained from the *C-V* method and the value of barrier height obtained from the *I-V* method may be interfacial states, series resistance effect and presence of the interfacial layer. When the interlayer is thick, the parameters obtained from the *C-V* method such as series resistance and barrier height provide more accurate and reliable results than *I-V* method.

© Afyon Kocatepe Üniversitesi

1. Giriş

Günümüz aygıt teknolojisinde elektronik devre elemanı olarak önemli bir yere sahip olan metal-yarıiletken (MS) Schottky yapılar; entegre devreler (Sönmezoğlu vd., 2010), anahtar uygulamaları (Dragoman vd., 2006), metal-yalıtkan-yarıiletken alan etkili transistörler (MISFET) (Sung vd., 1993), (Alfieri vd., 2010), güneş pilleri (Wang vd., 2009) gibi geniş bir kullanım alanına sahiptir. MS yapılarda metal ile yarıiletken arasına yalıtkan bir tabaka konularak elde edilen metal-yalıtkan-yarıiletken (MIS) yapılardaki yalıtkan arayüzey tabakanın engel yüksekliği ve diğer diyot

parametrelerini önemli derecede etkilediği ve böylece verimi arttırdığı bilinmektedir. Yani engel yüksekliği metal ve yarıiletken arasına yalıtkan bir malzeme yerleştirilerek yapay veya doğal olarak değiştirilebilen bir parametredir. Bu yalıtkan tabaka sayesinde hem metal ile yarıiletken birbirinden ayrılıp izole olur hem de metal ve yarıiletken arasındaki yük geçişleri düzenlenebilir. Yarıiletkendeki arayüzey durumları metaldeki elektron durumlarından izole edilen bu sistemlerde ara yüzey durumları yarıiletkenin Fermi seviyesi ile belirlenir. Bir MIS yapının kararlılık, doğruluk, performans gibi özelliklerine etki eden arayüzey

durumları, MS yapınıninkiyle karşılaştırıldığında çok daha azdır. Çünkü, MIS yapıya voltaj uygulandığında arayüzey yalıtkan tabaka, tüketim tabakası ve seri direnç bu uygulanan voltajı paylaşmaktadır. Yalıtkan arayüzey tabakasının, MS kontakların elektriksel özelliklerinin ve fiziksel parametrelerinin üzerinde güçlü bir etkisi olduğunun görülmesiyle MIS yapılarla ilgili çalışmalar başlamış ve gün geçtikçe MIS yapıların kullanım alanlarının artması bu yapılar üzerine olan çalışmaları arttırmıştır.

Metal ile yarıiletken arasına yalıtkan bir tabaka içerdiğinden dolayı yapısal olarak kapasitörlere benzeyen MIS yapılar ilk olarak 1959 yılında J.L.Moll tarafından ortaya konulmuştur (Moll vd., 1963). Daha sonra MIS yapıda, termal yöntemle oksitlenmiş yarıiletken silisyum kristali ve üzerinde alüminyum metal elektrot kullanan Terman, MIS kapasitörün, yalıtkan/silisyum arayüzey durumlarını araştırmış ve d.c. gerilim uygulayarak kapasitansın frekansa bağlılığını ölçmüştür (Terman, 1962). Deneysel ve teorik kapasitans-voltaj (C-V) değerlerini karşılaştıran Terman, yüksek frekans C-V ölçümlerinden, arayüzey tuzak yoğunluğunun elde edilebileceğini göstermiştir. Chattopadhyay ve Raychaudhuri tarafından gerçekleştirilen bir diğer araştırmada ise seri direnç etkisinden dolayı C-V karakteristiklerinde bir pik gözlemlendiği ve bu pikin değeri ve pozisyonunun, arayüzey durum yoğunluğu (N_{ss}), katkı atomları konsantrasyonu (N_D), yapının seri direnci (R_s) ve arayüzey yalıtkan tabaka kalınlığı gibi belirli parametrelere bağlı olduğu belirtilmiştir (Huang vd., 2004; Kim vd., 2005; Shao vd., 2003; Kumari vd., 2006). Ayrıca yarıiletkenin nötral bölgesinde omik kontak ve deplasyon bölgesi arasındaki seri direnç çok büyük ve ayrıca arayüzey durumları da yeterince yüksekse yapının I-V ve C-V karakteristiği üzerinde önemli bir rol oynamakta ve ideal durumdan sapmasına sebep olmaktadır (Cowley vd., 1965; Card vd., 1971; Sze, 1981; Cova vd., 1990)

MIS yapıda yalıtkan tabakanın önemli bir özelliği de dielektrik özelliğe sahip olmasıdır. Bu dielektrik özellikten dolayı bu yapılar, paralel levhalı bir kondansatörlere benzemektedir. Aradaki yalıtkan tabaka çok ince ise ($\sim 30 \text{ \AA}$) bu yapıların

elektriksel parametreleri akım-voltaj (I-V) ölçümleri ile kapasitans-voltaj (C-V) ölçümlerinden belirlenebilir. Fakat yalıtkan tabakanın kalın olması durumunda I-V ölçümleri kullanılamayacağından dolayı elektriksel parametreler C-V ölçümleri ile belirlenmektedir. Yalıtkan ince filmlerin ve yarıiletken yüzeylerin elektriksel özelliklerinin incelemesinde MIS yapılar yaygın olarak kullanılmaktadır. (Park vd., 2005). Yalıtkan tabaka seçilirken; yüksek dielektrik sabiti ile yüksek elektriksel geçirgenliği olan, geniş bant aralığına sahip, yüzeyi pasivize edebilecek, sızıntı akımını en aza indirebilecek, kontrol edilebilir akım-iletim mekanizması sağlayacak ve doğrultucu özelliğe yaklaşacak malzemeler seçmeye dikkat edilmektedir.

Bu çalışmada ilk defa antimon katkılı TiO₂ yalıtkan arayüzey tabakası kullanılarak Sb katkılı TiO₂/n-Si MIS diyotu oluşturulmuş ve bu diyotun idealite faktörü, engel yüksekliği ve seri direnç değerleri I-V karakteristiği ve C-V karakteristiği yardımıyla analiz edilmiştir.

2. Materyal ve yöntem

2.1. Antimon katkılı TiO₂'in sentezlenmesi

TiO₂ çözeltisi hazırlamak için öncelikle 25 mL etanol [C₂H₆O, 99.9%, Merck] içerisine 2.4 mL titanyum tetraisoprosit [Ti(OC₃H₇)₄, ex. Ti \geq 98%, Merck] eklendi ve çözelti manyetik karıştırıcıda bir saat kadar bekletilmiştir. Daha sonra, çözeltiliye 5 mL glasiyel asetik asit [C₂H₄O₂, 99.9%, Merck], 1.5 mL trietilamin [(C₂H₅)₃N, 99%, Merck] ve 25 mL etanol eklenmiştir. Bu işlemten sonra, çözelti manyetik karıştırıcıda bir saat daha karıştırılmıştır. Son adım olarak, 25 mL etanole, 0.072 gr antimon triklorür (SbCl₃, \geq 99.0%, Merck) eklenmiş ve çözelti manyetik karıştırıcıda 2 saat karıştırılmıştır. Daha sonra, antimon triklorür çözeltisi TiO₂ çözeltilisine eklendi ve ilaveten 2 saat daha manyetik karıştırıcıda karıştırılmıştır. Son olarak, Sb katkılı TiO₂ (Sb/Ti = 1/10) çözeltisi kaplama öncesinde bir gün kadar oda sıcaklığında bırakılmıştır.

2.2. Sb-katkılı TiO₂/n-Si MIS diyotun fabrikasyonu

Bu çalışmada, (100) yönelime sahip, 400 µm kalınlıkta ve 1-10 Ωcm öz dirençli n-tipi silisyum (Si) yarıiletken alttaş kullanılmıştır. Si alttaş RCA temizleme prosedürüne göre temizlenmiştir. RCA temizleme prosedürü sırasıyla yapılan üç ana adımı kapsamaktadır. 1) Organik malzemenin temizlenmesi, çözülmeyen organik atıkların NH₄OH + H₂O₂ + 6H₂O çözeltisinde on dakika kaynatılarak uzaklaştırılmasını içermektedir. 2) Oksit tabakanın kaldırılması, 1. adımın sonucu olarak ince silikon dioksit (SiO₂≈10Å) tabakada biriken metalik atıkların uzaklaştırılmasını içermektedir. Alttaşın ön yüzeyindeki oksit, HF:H₂O (1:10) çözeltisinde yok edilmiş ve son olarak taban deiyonize su içinde 30 saniye durulanmıştır. 3) İyonik temizleme işlemi ise, HCl + H₂O₂ + 6H₂O (Kern, 1993) çözeltisi içinde 10 dakika kaynamayı kapsamaktadır. Daha sonra Si kristali bir süre N₂ gazı ortamında kurumaya bırakılmıştır. Kurutma işlemini takiben, n-tipi Si kristalinin arka yüzeyine tungsten filamen kullanılarak, 10⁻⁷ Torr basınç altında, yüksek saflıkta altın (99.9%) termal olarak buharlaştırılmıştır. Düşük dirençli bir omik kontak elde etmek için, Si kristali 580°C, N₂ gazı ortamında 3 dakika kadar kurumaya bırakılmıştır. Daldırma işlemi el yapımı motorize bir birim kullanılarak gerçekleştirilmiş ve her örnek, çözelti içerisine beş defa daldırılmıştır. Her daldırma işleminden sonra kaplanan n-tipi silisyum kristalin yüzeyinde oluşan alaşımlar etanol ile temizlenmiştir. Her daldırma işleminden sonra, örnekler 5 dakika 300°C'de ara tavlama işlemine tabi tutulmuştur. Sb katkılı TiO₂ ile kaplanmış n-tipi Si'nin ön yüzeyine, doğrultucu bir kontak elde etmek için, yüksek bir vakumda, 10⁻⁷ Torr basınç altında, gölgeli bir maske kullanılarak yüksek saflıkta altın tabakası (%99.9) termal olarak buharlaştırılmıştır. Doğrultucu nokta kontaklar yaklaşık 1.0 mm çapında dairesel bir geometriye sahiptir (diyot alanı =7.85x10⁻³ cm²). Böylece Sb katkılı TiO₂/n-Si MIS diyot elde edilmiş ve bu diyotun akım-voltaj (I-V) karakteristikleri Keithley 4200-SCS Yarıiletken Karakterizasyon Sistemi ile incelenmiştir.

3. Tartışma

İnce bir yalıtkan arayüzey tabaka ve seri direncin olduğu metal ve n-tipi yarıiletken diyotun enerji bant diyagramı Şekil 1'de gösterilmiştir. Şekilde, ϕ_m metalin iş fonksiyonu, χ yarıiletkenin elektron ilgisi, δ arayüzey tabakanın kalınlığı, V_i arayüzey tabaka boyunca düşen potansiyel, ϕ_0 valans bandının üstünden ölçülen arayüzey durumlarının nötral seviyesi, V_n Fermi seviyesinin derinliği, R_s nötral bölgenin seri direnci, IR_s seri direnç üzerinde düşen voltajdır.

Yüzey potansiyeli $\psi_s(V)$ uygulanan ileri beslem voltajın bir fonksiyonu olarak elde edilebilir. MIS diyotların kapasitansını ölçmek için gerekli olan temel denklem Gauss yasası, enerji-bant diyagramı ve nötr yük şartı dikkate alınarak elde edilebilir. MIS sistemi için nötr yük şartı,

$$Q_m + Q_{sc} + Q_{it} = 0 \quad (1)$$

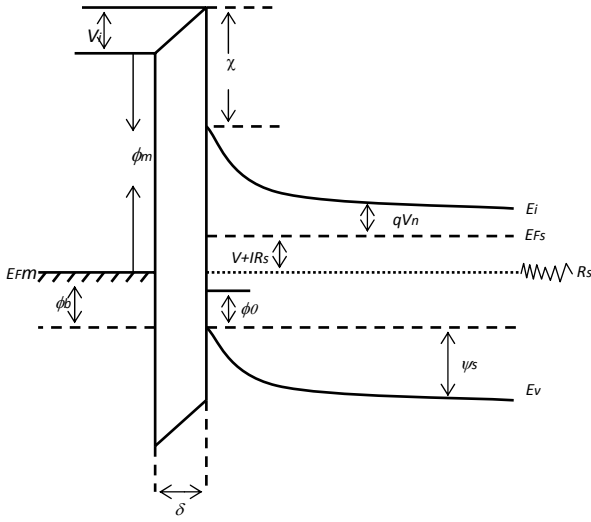
şeklinde yazılabilir. Burada Q_m metal üzerinde görünen yük yoğunluğu, Q_{sc} yarıiletkenin tüketim bölgesinde uzay yük yoğunluğu ve Q_{it} arayüzey durum yük yoğunluğudur. V beslemde nötral seviye ve yarıiletkenin Fermi seviyesi arasındaki işgal edilmiş durumlardan sonuçlanan arayüzey durum yük yoğunluğu Q_{it} ,

$$Q_{it}(V) = -q^2 D_{it} [\psi_s(V) + V_n - \phi_0] \quad (2)$$

ile verilir. Burada D_{it} arayüzey durumlarının yoğunluğudur. Şekildeki ϕ_0 parametresi donörlerden akseptörleri ayıran enerji seviyesi olarak tanımlanan nötral seviyeyi temsil etmektedir. V beslemde yarıiletkenin uzay yük yoğunluğu,

$$Q_{sc}(V) = -2[q\varepsilon_s N_D \psi_s(V)]^{1/2} \quad (3)$$

olarak ifade edilir. Burada N_D n-tipi yarıiletkendeki katkılama konsantrasyonu, ε_s yarıiletkenin dielektrik sabitidir.



Şekil 1. MIS Schottky bariyer diyot için enerji bant diyagramı.

Gauss yasasını kullanarak V beslemde arayüzey tabakadan geçen potansiyel,

$$V_i(V) = -\frac{\delta}{\epsilon_i} Q_m = \frac{\delta}{\epsilon_i} (Q_{it} + Q_{sc}) \quad (4)$$

eşitliği ile verilir. Burada $\epsilon_i = 49\epsilon_0$ (Yang vd., 2006) arayüzey tabakanın dielektrik sabitidir.

Enerji bant diyagramından görüldüğü gibi, ileri beslem şartı altında arayüzey tabaka boyunca düşen potansiyel aşağıdaki gibi ifade edilir.

$$V_i(V) = -\left[\frac{E_g}{q} + \chi - \phi_m - \psi_s - V_n - V + IR_s \right] \quad (5)$$

burada E_g yarıiletkenin bant aralığıdır. Aşağıdaki eşitlik 1-5 eşitliklerini kullanarak elde edilebilir.

$$C_2 [C_1 \psi_s(V)]^2 = C_2 \left(\frac{E_g}{q} + \chi - \phi_m \right) + (1 - C_2) \phi_0 - C_2 V + C_2 IR_s - \psi_s(V) - V_n \quad (6)$$

burada

$$C_1 = \frac{2q\epsilon_s N_D \delta^2}{\epsilon_i^2} \quad (7)$$

ve

$$C_2 = \frac{\epsilon_i}{\epsilon_i + q^2 \delta D_{it}} \quad (8)$$

ψ_s 'nin düşük katkılama konsantrasyonu ve ince arayüzey tabaka için voltaj bağımlılığı Eşitlik 6 kullanılarak voltajla doğrusal olarak elde edilebilir.

$$\psi_s(V) = \phi_b - V_n - C_2 (V - IR_s) \quad (9)$$

burada ϕ_b metal-n tipi yarıiletken SBD'nin etkin bariyer yüksekliğidir ve

$$\phi_b = C_2 (E_g / q + \chi - \phi_m) + (1 - C_2) \phi_0 \quad (10)$$

olarak ifade edilir.

İdeal bir Schottky bariyer diyotun C-V karakteristiğinin frekanstan bağımsız olduğu iyi bilinmektedir ve artan ileri beslem voltajla kapasitansda bir artış göstermektedir. Fakat, metal ile yarıiletken arasında bulunan arayüzey tabakanın varlığı, arayüzey tabaka ile yarıiletken arayüzeyindeki arayüzey durumları ve SBD'nin seri direnci nedeniyle bu ideal durum bozulabilir. Arayüzey tabakaya ve seri dirence sahip ideal olmayan bir Schottky diyot hesaba katıldığında, arayüzeydeki gevşeme mekanizması sebebiyle Schottky bariyer diyotun kapasitansı frekansa bağlı olmaktadır. Ölçümlerin yüksek frekanslarda gerçekleştirilmesi durumunda, arayüzey hallerindeki yük a.c. sinyalini takip edememektedir. Alçak frekanslarda arayüzey durumları durumları a.c. sinyalini takip etmektedir ve böylece kapasitansa katkıda bulunmaktadır. Yeterince yüksek frekanslarda, frekans arttıkça, arayüzey durumları a.c. sinyalindeki değişime yanıt veremez. Bu durum, arayüzey hallerinin zaman sabitinin, yükü, uygulanan sinyale karşılık verme durumunda, hallerin içine ve dışına taşımak için izin vermese yetecek kadar uzun olduğunda ortaya çıkmaktadır (Card vd., 1971; Rhoderick vd., 1988).

Bu durumda MIS diyotun birim alana düşen kapasitansı,

$$C = \frac{dQ_{sc}}{dV} = \frac{dQ_{sc}}{d\psi_s} \frac{d\psi_s}{dV} \quad (11)$$

ile gösterilir. Eşitlik 3,9 ve 10'u kullanarak yüksek frekans kapasitansı

$$C = C_2 \left[\frac{q\epsilon_s N_D}{2\{\phi_b - (V - IR_s)C_2 - V_n\}} \right]^{1/2} \left[1 - R_s \frac{dI}{dV} \right] \quad (12)$$

olarak elde edilir.

Au/Sb katkılı TiO₂/n-Si MIS diyotun TE teorisine göre ileri ve ters beslem yarı logaritmik *I-V* karakteristiği seri direnç etkisi göz önüne alındığı zaman,

$$I = I_0 \exp\left(\frac{q(V - IR_s)}{nkT}\right) \quad (13)$$

olarak yazılabilir. Burada *A* diyot alanı, *A** n-tipi Si için 112 Acm⁻²K⁻¹ (Sze, 1981) değerine sahip etkin Richardson sabiti, *T* mutlak sıcaklık, *q* elektron yükü, *k* Boltzmann sabiti, *C₂*=1/*n* ileri beslem *I-V* karakteristiğinin eğiminden bulunan TE teorisinin uygunluk ölçüsü olan idealite faktörü, *I₀* ln(*I*) - *V* grafiğinin lineer kısmının akım eksenini sıfır voltajda kestiği noktadan bulunan doyum akımı olup,

$$I_0 = A.A^*T^2 \exp\left(-\frac{q\phi_b}{kT}\right) \quad (14)$$

şeklinde ifade edilir.. Eşitlik 13'de *V* yerine *V - IR_s* yazılmasının sebebi uygulanan gerilim *V*'nin *IR_s* kadarlık miktarının seri direnç üzerine düşmesidir. Eşitlik 13'de eşitliğin her iki tarafının da logaritması alınıp yeniden düzenlendiğinde,

$$\ln I = \ln I_0 + \left(\frac{qV}{nkT}\right) \quad (15)$$

buradan *V* nin 3*kT/q*'dan büyük değerleri için idealite faktörü,

$$n = \frac{q}{kT} \frac{dV}{d(\ln I)} \quad (16)$$

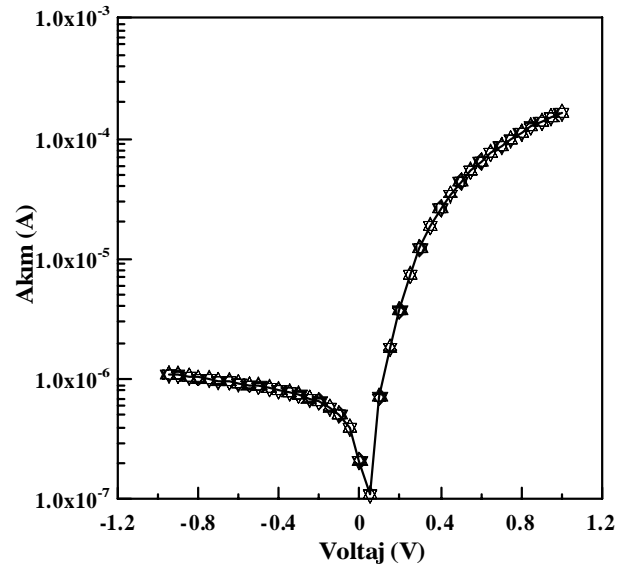
ile tanımlanır. Doğru beslem ln *I-V* grafiğinin lineer bölgesinde eğrinin eğiminden bulunan idealite faktörü, diyotun ideallik ölçüsünü gösteren bir sabit olup, ideal bir diyot için *n*=1 değerine sahiptir. Eşitlik 2 yeniden yazılarak engel yüksekliği ifadesi için,

$$q\phi_b = kT \ln\left(\frac{A.A^*T^2}{I_0}\right) \quad (17)$$

elde edilir. Şekil 2'de doğrultucu karakteristik gösteren Sb katkılı TiO₂/n-Si MIS diyot için yarı logaritmik ln *I-V* grafiği verilmiştir. Eşitlik 16 ve 17 yardımıyla elde edilen idealite faktörü ve engel yüksekliği değerleri sırasıyla 2.79 ve 0.68 eV'dur. Ayrıca ln *I-V* grafiğinden diyotun seri direnç değeri

de 4118 Ω olarak hesaplanmıştır.

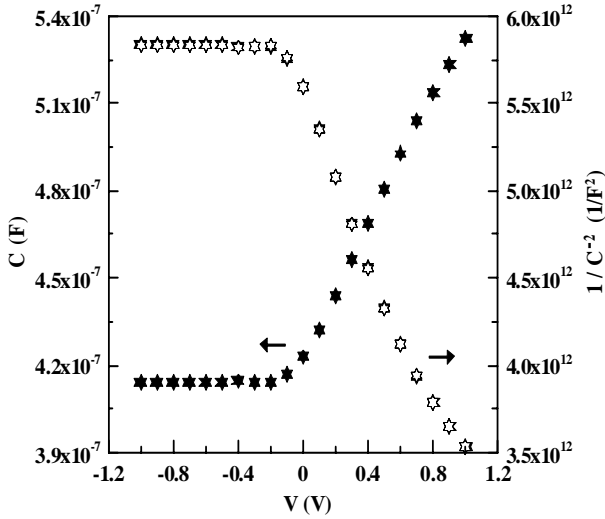
Genelde ln'*I*'nin *V*'ye göre grafiğinin bir doğru olması beklenir. Ancak ln-*I-V* grafiğinin yüksek voltajlarda özellikle seri direnç ve arayüzey durumlarından dolayı lineerlikten saptığını görülmektedir. İdealite faktörünün 1'den büyük çıkması grafiğin doğrusallıktan sapması anlamına gelmektedir. İdealite faktörünün birden büyük çıkmasının sebepleri bariyer yüksekliğindeki homojensizlik, seri direnç etkisi, yalıtkan tabaka veya arayüzey durumları olabilir (Sze, 1981; Rhoderick vd., 1988; Kwok, 1995).



Şekil 2. Oda sıcaklığında yarı logaritmik ln *I-V* karakteristiği.

Şekil 2'de görüldüğü gibi, Sb katkılı TiO₂/n-Si MIS diyotun *I-V* karakteristiği iyi bir doğrultucu davranış göstermektedir. Fakat bu doğrultucu özellik yüksek gerilim bölgelerinde etkin olmaya başlayan seri direnç etkisi sebebiyle diyotta akımın azalmasına sebep olmaktadır. İdealite faktörü ve bariyer yüksekliği *I-V* karakteristiğinin hem lineer, hem de lineer olmayan bölgelerinde etkin olurken, seri direnç sadece doğru beslemin lineer olmayan bölgesinde etkilidir.

I-V karakteristiğinin yanı sıra *C-V* karakteristiğinden de seri direnç değerini hesaplamak mümkündür. Sb katkılı TiO₂/n-Si MIS diyotun 500 kHz' deki *C-V* karakteristiği oda sıcaklığında incelenmiş ve *C-V* datalarından faydalanılarak *C-V* ve 1/*C²*-*V* grafikleri Şekil 4'deki gibi elde edilmiştir.



Şekil 3. Oda sıcaklığında C-V ve $1/C^2$ -V karakteristikleri.

Si yarıiletken üzerindeki Sb katkılı TiO₂ arayüzey tabakasının kalınlığı yüksek frekans C-V tekniğiyle ($C_{ox} = \epsilon_i/\delta$) 5.91 Å olarak hesaplanmıştır. Burada kuvvetli akümülyasyon bölgesinde 500 kHz için $C_{ox} = 5.757 \times 10^{-7}$ F, $\epsilon_i = 49 \epsilon_0$ ve $A = 7.85 \times 10^{-7} \text{ m}^2$ 'dir. MIS diyotlarda tükenim tabakasının kapasitansı Eşitlik 12 ve 13' ü kullanarak, aşağıdaki gibi ifade edilir (Sze, 1981).

$$\frac{1}{C^2} = \frac{\{2\phi_{b(C-V)} - C_2(V - IR_s) - V_n\} \left(1 + \frac{qC_2IR_s}{kT}\right)}{qC_2^2\epsilon_s N_D} \quad (18)$$

burada V_{bi} $1/C^2$ -V eğrisinin voltaj eksenini kestiği noktadan 2.16 eV olarak elde edilen kesim voltajı, $\epsilon_i = 11.17\epsilon_0$ değerine sahip statik dielektrik sabiti, N_D ise n-tipi Si için taşıyıcı konsantrasyonu olup, aşağıdaki gibi ifade edilir:

$$N_D = \frac{2}{q\epsilon_s A^2} \left[\frac{1}{d(C^2)/dV} \right] \quad (19)$$

$1/C^2$ -V grafiğinin eğiminden N_D $7.93 \times 10^{22} \text{ cm}^{-3}$ olarak hesaplanmıştır. C-V metodunda engel yüksekliği,

$$\phi_{b(C-V)} = V_{bi} + V_n \quad (20)$$

ile hesaplanmaktadır. Burada V_n Fermi seviyesinin derinliği olup C-V karakteristiğiyle N_D taşıyıcı konsantrasyonundan elde edilmektedir.

Şekil 4'deki $1/C^2$ -V eğrisini ve Eşitlik 20'yi

kullanarak, $\phi_{b(C-V)}$ bariyer yüksekliğinin değeri 1.94 eV olarak hesaplanmıştır. Açıkça görüldüğü gibi, MIS diyotun C-V eğrilerinden elde edilen engel yüksekliği değeri, I-V ölçümlerinden hesaplanan engel yüksekliği değerinden daha yüksektir. Bariyer yükseklikleri arasındaki bu farklılığın sebepleri arayüzey yüklerinin dağılımı, arayüzeydeki homojen olmayan engel yüksekliğinin varlığı, arayüzey tabaka kalınlığı gibi homojensizliklerden kaynaklanabilir. (Song vd., 1986). Ayrıca C-V metodunda tüm alan üzerinden ortalama alınır ve bu şekilde ölçüm yapılır. I-V metodunda engel yükseklikleri herhangi bir sebepten dolayı ortaya çıkan engel düşmelerini içerir, yani engel yüksekliklerinin ortalamasını alır. Engeldeki herhangi bir değişim, I akımının, engelin minimumu boyunca üstel olarak engel yüksekliğine bağlı bir şekilde akmasına sebep olur. Böylece bant bükülmesinin uzaysal değişimleri ortalama V_n ve ϕ_b , akım ve kapasite değerleri için farklı engel yüksekliği oluşturur. C-V metodu ise metal-yarıiletken arayüzeyinde bant bükülmelerine neden olan engel düşmesi etkilerini içermez. C-V karakteristiklerinden elde edilen engel yüksekliği değerinin I-V karakteristiklerinden elde edilen değerden büyük çıkması beklenen bir durumdur. (Jürgen vd., 1991; Sullivan vd., 1991; Tung, 2001).

Minimumda $d(C^2)/dV=0$ şartını kullanarak, seri direnç R_s ,

$$R_s = \left[\frac{1}{I_m} \frac{kT}{4qC_2} - \frac{(\phi_b - C_2V_m - V_n)}{2C_2} + \frac{kT}{4qC_2} \left\{ 9 - \frac{4q}{kT} (\phi_b - C_2V_m - V_n) + \frac{4q^2(\phi_b - C_2V_m - V_n)^2}{(kT)^2} \right\}^{\frac{1}{2}} \right] \quad (21)$$

olarak elde edilir. Burada I_m ve V_m sırasıyla maksimum kapasitansta (ya da C^2 -V grafiğinde minimumda) d.c. akım ve voltaj değerleridir. R_s değeri ϕ_b , V_m , V_p , C_2 ve I_m 'nin deneysel değerleri kullanılarak bulunabilir. Şekil 3'de görülen C-V ve $1/C^2$ -V grafiği yardımıyla ve Eşitlik 15'i kullanarak seri direnç değeri 10.45Ω olarak hesaplanmıştır. Hesaplamalardan görüldüğü gibi, MIS diyotun C-V eğrilerinden elde edilen seri direnç değeri, I-V ölçümlerinden hesaplanan seri direnç değerinden

çok küçüktür. Seri direnç değerleri arasındaki bu farklılığın sebepleri: 1- Sıfır belsemde *I-V* karakteristiği yapıyı homojen kabul etmesi, 2- Sıfır belsemde *I-V* karakteristiğinin tünelleme ve hayali kuvvet azalması etkilerini göz ardı etmesi, 3- Yapıdaki tünelleme, dislokasyonlardan oluşan sızıntı akımı ve idealite faktörünün büyümesine neden olan diğer kusurlar olarak sıralanabilir (Bhat vd., 2010).

4. Sonuç

Bu çalışmada Si alttaş üzerine oluşturulmuş Sb katkılı TiO₂ yalıtkan arayüzeyine sahip MIS yapının engel yüksekliği ve seri direnç değerleri *I-V* ve *C-V* karakteristikleri ile analiz edilmiştir. *I-V* karakteristiklerinden idealite faktörü, engel yüksekliği ve seri direnç değerleri gibi elektriksel parametreler sırasıyla 2.17, 0.68 eV ve 4118 Ω olarak elde edilmiştir. Engel yüksekliği ve seri direnç değerleri ayrıca oda sıcaklığında, 500 kHz frekansta alınmış *C-V* ölçümlerinden de hesaplanmış ve bu değerler sırasıyla 1.94 eV ve 10.45 Ω olarak bulunmuştur. İki metottan da elde edilen engel yüksekliği değerlerinin farklı olmasının *C-V* metodunda tüm alan üzerinden ortalama alınarak ölçüm yapılmasından, *I-V* metodunda ise engel yüksekliklerinin herhangi bir sebepten dolayı ortaya çıkan engel düşmelerini içermesinden kaynakladığı düşünülmektedir.

Sonuç olarak, Sb katkılı TiO₂/n-Si (MIS) yapılar için elde edilen tüm deneysel ölçümler ve hesaplamalar göstermiştir ki bu ve benzeri kontak yapısına sahip yapılar için arayüzey durumlarının, seri direnç ve yalıtkan tabakanın *I-V* ve *C-V* ölçümleri üzerine etkisi azımsanamayacak kadar büyüktür. Bu nedenle yapının elektriksel karakteristiklerinin analizinde bu parametrelerin mutlaka dikkate alınması sonuçların doğruluğu ve güvenilirliği açısından son derece önemlidir.

Kaynaklar

Alfieri, D., Almaviva, S., De Sio, A., Donato, M. G., Faggio, G., Giannini, A., Messina, G., Morgante, S., Pace, E., Santangelo, S., Scuderi, S. ve Tripodi, P., 2010. Single-Crystal Diamond MIS

Diode for Deep UV Detection, Radiat Effect Defect Solids, 165, 737 – 745.

Bhat, T.N., Roul, B., Rajpalke, M.K., Kumar, M., Krupanidhi, S. B., Sinha, N., 2010. Temperature Dependent Transport Behaviour of n-InN Nanodot / p-Si Heterojunction Structures. Appl. Phys. Lett., 97, 202107-3.

Card, H. C. ve Rhoderick, E. H., 1971. Studies of Tunnel MOS Diodes I. Interface Effects in Silicon Schottky Diodes, J. Phys. D: Appl. Phys., 4, 1589-1601.

Cova, P. ve Singh, A., 1990. Temperature dependence of *I-V* and *C-V* Characteristics of Ni/n-CdF₂ Schottky Barrier Type Diodes. Solid-State Electronics. 33 1, 11–19.

Cowley, A. M. ve Sze, S. M., 1965. Surface States and Barrier Height of Metal-Insulator-Semiconductor Systems, J. Appl. Phys., 36, 3212-3220.

Dragoman, M., Cismaru, A., Hartnagel, H. ve Plana, R., 2006. Reversible Metal-Semiconductor Transitions for Microwave Switching Applications, Appl. Phys. Lett., 88, 073503-3.

Huang, C. H., Wang, Y. K., Lue, H. T., Huang, J. Y., Lee, M. Z. ve Tseng, T. Y., 2004. Memory properties of Metal/Ferroelectric/Insulator/Semiconductor Structures Using Rf Sputtered Ferroelectric Sr_{0.8}Bi_{2.5}Ta_{1.2}Nb_{0.8}O₉ Thin Films, J. Euro. Ceram. Soc., 24, 2471-2476.

Jürgen, H., Werner, J., Herbert, H. ve Güttler, H., 1991. Barrier Inhomogeneities at Schottky Contacts, J. Appl. Phys., 69, 1522-1533.

Kern, W., 1993. Handbook of Semiconductor Cleaning Procedure, Noyes, New York.

Kim, K. ve Kim, C., 2005. Characterization of Ferroelectric Bi_{3.25}La_{0.75}Ti₃O₁₂ Thin Films Prepared by Metal Organic Decomposition Method, Thin Solid Films, 478, 6-12.

Kumari, N., Parui, J., Varma, K. B. R. ve Krupandhi, S. B., 2006. C–V Studies on Metal– Ferroelectric Bismuth Vanadate Bi₂VO_{5.5}–Semiconductor Structure, Solid State Com., 137, 566-569.

Kwok, K. K., 1995. Complete Guide to Semiconductor Devices, McGraw-Hill, New York.

Moll, J. L. ve Tarui, Y., 1963. A New Solid State

- Memory Resistor, IEEE Trans. Electron Devices, ED-10, 338-341.
- Park, C. H., Won, M. S., Oh, Y. H. ve Son, Y. G., 2005. An Xps Study and Electrical Properties of Pb_{1.1}Zr_{0.53}Ti_{0.47}O₃/PbO/Si MFIS Structures According to the Substrate Temperature of the PbO Buffer Layer, Appl. Surface Science, 252, 1988–1997.
- Rhoderick, E. H. ve Williams R. H., 1988. Metal-Semiconductor Contacts, Clarendon, Oxford.
- Shao, T., Ren, T., Wei, C., Wang, X., Li, C., Liu J., Liu, L., Zhu, J. ve Li, Z., 2003. High Quality Silicon-Based PLZT Thin Films for Ferroelectric Memory Applications, Integrated Ferroelectrics, Microelectron. Eng., 66, 713-718.
- Song, Y. P., Van Meirhaeghe, R. L., Lafle're, W. H. ve Cardon, F., 1986. On the Difference in Al/p-InP Schottky Barriers, Solid State Electron., 29, 633-638.
- Sönmezoğlu, S., Ateş Sönmezoğlu, Ö., Çankaya, G., Yıldırım, A. ve Serin, N., 2010. Electrical Characteristics of DNA Based Metal-Insulator-Semiconductor Structures, J. Appl. Phys., 107, 124518-6.
- Sullivan, J. P., Tung, R. T., Pinto, M. R. ve Graham, W. R., 1991. Electron Transport of Inhomogeneous Schottky Barriers, A Numerical Study, J. Appl. Phys., 70, 7403-7407.
- Sung, K. T., Li, W. Q., Li, S. H., Pang, S. W. ve Bhattacharya, P. K., 1993. Application of High-Quality SiO₂ Grown by Multipolar ECR Source to Si/SiGe MISFET, Electron. Lett., 29, 277-278.
- Sze, S. M., 1981. Physics of Semiconductor Devices, Wiley, NewYork.
- Terman, L. M., 1962. An Investigation of Surface States at a Silicon-Silicon Dioxide Interface Employing Metal-Oxide-Silicon Diodes, Solid-State Electronics, 55, 259-285.
- Tung, R. T., 2001. Formation of an Electric Dipole at Metal-Semiconductor Interfaces, Phys. Rev. B, 64, 205310–15.
- Wang, Q., 2009. High-Efficiency Hydrogenated Amorphous/Crystalline Si Heterojunction Solar Cells, Phil Mag., 89, 2587-2598.
- Yang, W., Marino, J., Monson A. ve Wolden C. A., 2006. An Investigation of Annealing on the Dielectric Performance of TiO₂ Thin Films, Semicond. Sci. Technol. 21, 1573–1579.