

**FPGA ÜZERİNDE GERÇEK ZAMANLI HARRİS KÖŞE ALGILAMA
ALGORİTMASI TABANLI GÖRÜNTÜ İŞLEME UYGULAMASI**

Muhammed Furkan TAŞDEMİR

Department of Electrical Electronics Engineering, Technology Faculty, Afyon Kocatepe
University, Afyonkarahisar, Turkey
ORCID ID: 0000-0002-3401-2929

Assoc. Prof. Dr İsmail KOYUNCU

Department of Electrical Electronics Engineering, Technology Faculty, Afyon Kocatepe
University, Afyonkarahisar, Turkey,
ORCID ID: 0000-0003-4725-4879

Assist. Prof. Dr. Murat ALÇİN

Department of Mekatronics Engineering, Technology Faculty, Afyon Kocatepe University,
Afyonkarahisar, Turkey
ORCID ID: 0000-0002-2874-7048

Assist. Prof. Dr. Murat TUNA

Department of Electric, Technical Sciences Vocational School, Kırklareli University,
Kırklareli, Turkey,
ORCID ID: 0000-0003-3511-1336

ÖZET

Günümüzde birçok disiplin içerisinde çalışma yapılan alanlardan birisi olan görüntü işleme birçok uygulamada yaygın bir şekilde kullanılmaktadır. Görüntü işleme işlemleri birçok süreci kapsamaktadır. Bu süreçlere bölütleme, morfolojik işlemler, kenar bulma, köşe bulma ve filtreleme gibi işlemler örnek olarak verilebilir. Piksellerden oluşan resim veya görüntüler üzerinde işlemlerin yapılabilmesi için yoğun hesaplama işlemlerinin gerçekleştirilmesi gerekmektedir. Örneğin HD (High Definition (Yüksek Çözünürlüklü)) (1280X720) formatındaki görüntü üzerinde işlem yapılabilmesi için 921.600 adet verinin hesaplanması gerekmektedir. Görüntülerin gerçek zamanlı olarak işlenebilmesi için literatürde çeşitli sayısal platformlar kullanılmaktadır. Ancak görüntü kalitesi/boyutu arttığında işlem hacmi de büyümektedir. Sonuç olarak bu işlemlerin gerçek zamanlı ve HD kalitesinde işlenebilmesi için yüksek hızlı ve paralel işlem yapabilen sayısal platformlara ihtiyaç duyulmaktadır. FPGA (Field Programmable Gate Array (Alan Programlanabilir Kapı Dizileri)) çipleri paralel sinyal işleme, tekrar tekrar programlanabilme, düşük güç tüketimi, hızlı ilk prototip gibi özellikleri sayesinde literatürde oldukça yoğun bir şekilde kullanılan sayısal bir tümleşik devre platformudur. Bu çalışmada, gerçek zamanlı görüntü işleme uygulamalarında kullanılmak üzere Harris Köşe Algılama Algoritması FPGA çipi üzerinde çalışmak üzere VHDL (Very High Speed Integrated Circuit Hardware Description Language-Çok Yüksek Hızlı Tümleşik Devre Donanımı Tanımlama Dili) dilinde tasarlanmıştır. Tasarlanan sistem Xilinx Vivado Design Suite Programı kullanılarak sentezlenmiş ve test edilmiştir. Ardından tasarlanan gerçek zamanlı görüntü işleme sistemi Xilinx Vivado Design Suite Programı kullanılarak Xilinx firmasına ait

Zybo Z7-20 geliştirme kartına yüklenerek çalıştırılmıştır. Gerçek zamanlı görüntüler HDMI (High Definition Multimedia Interface (Yüksek Çözünürlüklü Çoklu Ortam Arayüzü)) kablosu aracılığıyla kameradan alınmış ve alınan gerçek zamanlı görüntü verileri FPGA üzerinde işlenebilmesi için FPGA çipine aktarılmıştır. Xilinx Zybo Z7-20 FPGA geliştirme kartı üzerinde çalışan gerçek zamanlı Harris Köşe Algılama algoritmasından elde edilen sonuçlar sunulmuştur. İleriki çalışmalarda, FPGA çipleri üzerinde çalışmak üzere diğer köşe algılama algoritmaları tasarlanarak bu çalışmadan elde edilen sonuçlar ile performans ve kaynak kullanım analizleri gerçekleştirilebilir.

Anahtar Kelimeler: Harris Algoritması, Köşe Algılama, FPGA Çipleri, Görüntü İşleme, Vivado HLS.

ABSTRACT

Image processing, which is one of the areas where many disciplines are studied, is widely used in many applications. Image processing processes cover many processes. These processes include segmentation, morphological operations, edge detection, corner finding and filtering. In order to perform operations on the image or images consisting of pixels, intensive calculation operations must be performed. For example, 921,600 data must be calculated in order to be able to process HD (High Definition) (1280X720) images. Various digital platforms are used in the literature to process images in real time. However, when the image quality and size increases, the transaction volume also increases. As a result, high-speed and parallel processing digital platforms are needed to process these transactions in real time and in HD quality. FPGA (Field Programmable Gate Array) chips are a digitally integrated circuit platform that is used extensively in the literature thanks to its features such as parallel signal processing, reprogramming, low power consumption and fast first prototype. In this study, Harris Corner Detection Algorithm is designed in FPGA chip to be used on real-time image processing applications in the language of VHDL. The designed system was synthesized and tested using the Xilinx Vivado Design Suite Program. Then, the real-time image processing system designed was installed and operated on the Zybo Z7-20 development card of Xilinx company using the Xilinx Vivado Design Suite Program. Real-time images were taken from the camera via the HDMI (High Definition Multimedia Interface) cable and the real-time image data received was transferred to the FPGA chip for processing on FPGA. The results obtained from real time Harris Corner Detection algorithm running on Xilinx Zybo Z7-20 FPGA development board are presented. In further studies, other corner detection algorithms can be designed to work on FPGA chips, and performance and resource usage analysis can be performed with the results obtained from this study.

Keywords: Harris Algorithm, Corner Detection, FPGA Chips, Image Processing, Vivado HLS.

1. GİRİŞ

Sayısal görüntü işleme, görüntüsel bilgileri kullanılarak istenilen amaa göre gerekli eklemeler ve çıkarmalar işlemidir. Günümüzde sayısal görüntü işleme uygulamaları ile ilgili bir çok alanda çalışmalar yoğun bir şekilde devam etmektedir. Bu çalışma alanlarına tıp bilimleri [1, 2], ölçme ve enstrümantasyon uygulamaları [3, 4], şifreleme bilimleri [5], yer bilimleri [6],

kontrol [7], yiyecek endüstrisi, kodlama ve kod çözme, yapay sinir ağları, haberleşme ve otonom cihazlar örnek olarak verilebilmektedir. Görüntü işleme, gözle görülebilen herhangi bir fiziksel bir görüntünün, işlenerek veya değiştirilerek bir sayısal resime dönüştürülmesi için kat edilen yol ve yöntemlerdir. Görüntünün daha anlaşılır bir hale getirilmesi için birkaç yöntem bulunmaktadır. Bunlar; görüntüyü anlamlı alt bölgelere ayırma, kullanılan özellik doğrultusunda alt bölgelerin tanımlanması, tanımlanmış nesnelere etiketlenmesi ve son olarak da etiket atanan nesnelere bakılarak karar verme ile yorumlama işlemlerinden oluşmaktadır. Görüntüyü anlamlı alt bölgelere ayırma safhasında köşe ve kenar belirleme yöntemleri kullanılmaktadır. Harris Köşe Algılama Algoritması optik görüntüler için köşe bulmakta kullanılmaktadır. Bu işlem köşe noktalarını bulurken çok hassas değerler ve doğruluk oranı yüksek sonuçlar vermektedir. Aynı görüntünün farklı rotasyonlar ile sisteme yüklenmesinde Harris yine aynı köşeleri tespit edebilmektedir. Chris Harris ve Mike Stephens 1988 yılında Harris algoritmasını tanıtmış ve köşe bulma algoritmalarına yeni bir yöntem kazandırmışlardır[8]. Javier S'anchez ve arkadaşları tarafından Harris Köşe algılama algoritmasının hassasiyetini ve hızını artırmak için bir çalışma yapılmıştır[9]. Jyoti Malik ve arkadaşları tarafından avuç içi izi örnekleri alınıp pencere metodu kullanılarak Harris köşe algılama algoritması denenmiş ve geliştirilmiştir[10].

2. Genel Bilgiler

2.1 Harris Köşe Algılama Algoritması

Köşe algılama algoritmaları, bilgisayar tabanlı görüntüde istenilen verileri algılama sistemlerinde istenmeyen veri türlerini ayıklamak ve ulaşılmak istenen verilerin tespitini amaçlayan bir yaklaşımdır. Köşe paralel olmayan iki kenarın kesişimidir. Kenar ise görüntü üzerinde ani piksel yoğunluğunun değişiminden anlaşılmaktadır. Köşeler görüntüde küçük bir alan kaplıyor olsa da görüntü hakkında yorum yapılabilmesini sağlamaktadır. Köşe algılama algoritmaları, hareket algılama, cisim algılama, görüntü kaydetme, video izleme, görüntü bulanıklaştırma, stereo görüntü ve nesne tanımda sıklıkla kullanılmaktadır.

Harris köşe algılama algoritması, elde edilen görüntülerde bulunan köşelerin tespiti ve özniteliklerini çıkarmak için makine öğrenmesi[11], bulanık mantık[12] gibi bilgisayarlı görme algoritmalarında kullanılan bir köşe bulma algoritmasıdır. Harris köşe algılama algoritması görüntünün parlaklığı ve rotasyonu gibi değişen durumlar da karalı davranıp aynı sonuçları verebilmektedir. Bu nedenle stereo eşleştirme ve görüntü veritabanı alınında daha sık kullanılmaktadır. Harris köşe algılama algoritması 1998 yılında Chris Harris ve Mike Stephens tarafından İngiltere'de sunulmuştur[8].

2.2 FPGA Çipleri

FPGA çipleri üretim anından itibaren kullanıcının kullanacağı doğrultuda istenilen sistem tasarımına göre yazılım ve donanım yapısı tekrar tekrar programlanıp kullanılabilme özelliği bulunan dijital tüm-devrelerdir [13].

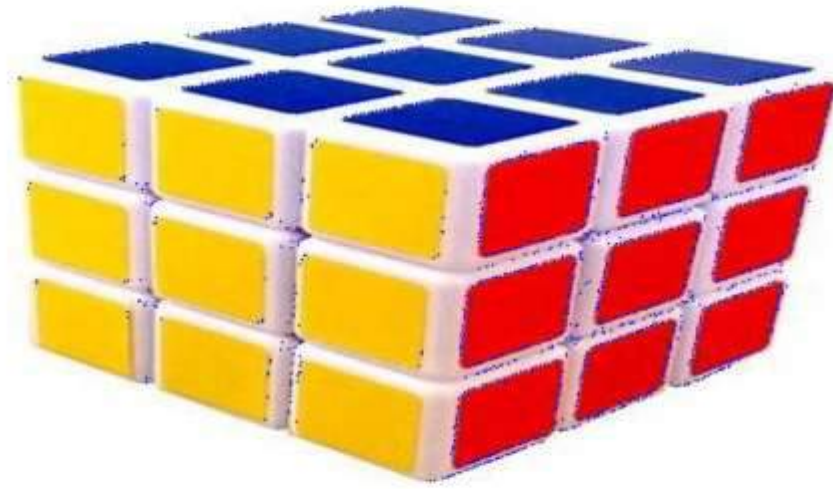
Bir FPGA üç ana bloktan oluşur:

- Konfigüre Edilebilir Lojik Bloklar (Configurable Logic Blocks (CLB)): Look-up table (LUT), Flip- Flop' lar ve multiplekserlar gibi çeşitli bölümlerden oluşan CLB, kullanıcı tarafından sistem tasarımı yapılabilen lojik devre için fonksiyonel elemanlar sağlamaktadır.
- Giriş-Çıkış Blokları (Input/Output Blocks (IOB)): IOB pinleri yapılması hedeflenen tasarıma göre giriş, çıkış veya giriş - çıkış olarak programlanabilir. IOB bloklarının görevi FPGA çipindeki iç sinyal hatları ve pinler arasında arabirim bağlantıları sağlar.
- Ara Bağlantılar (Interconnection Network): Ara bağlantı birimleri mantıksal bloklar arasında ve mantıksal blokların IOB'ler ile bağlantılarının konfigüre edilmesinde kullanılırlar [14].

FPGA yongalarında kullanılan dil çoğunlukla VHDL ve Verilog programlama dilleridir. Paralel çalışma, düşük güç tüketimi, hızlı ilk üretim ve yüksek kapasite gibi teknik özellikleriyle diğer sayısal tasarım platformlardan farklı olan FPGA çipleri; günümüzde osilatör tasarımı, yapay sinir ağları, havacılık, savunma sanayi, otomotiv, uzay bilimi, ses, video, görüntü işleme ve daha birçok alanda kullanılmaktadır [15].

3. HARRİS KÖŞE ALGILAMA ALGORİTMASININ FPGA ÜZERİNDE GERÇEKLENMESİ

Bu çalışmada köşe algılama algoritması olan Harris Köşe Algılama Algoritması, FPGA çipinde çalıştırılacak biçimde tasarlanmış ve uygulanmıştır. Tasarımın görüntü akış bölümü FPGA çipleri için geliştirilmiş olan Çok Yüksek Hızlı Tümlşik Devre Donanım Tanımlama Dili (Very High Speed Integrated Circuit Hardware Description Language – VHDL) ile kodlanmıştır. Tasarımın Harris Köşe Algılama görüntü işleme algoritması Vivado HLS (High Level Synthesis) programı ile sentezlenmiş ve IP Core haline getirilmiştir. Tasarımda Xilinx tarafından üretilen Vivado 2017.4 platformu kullanılmış ve tasarlanan sistem Zybo Z7-20 FPGA çipi için sentezlenmiştir. Elde edilen sonuçlar Şekil 1, Şekil 2 ve Şekil 3 te verilmiştir.



Şekil 1 Harris Köşe Algılama Algoritması ile görüntü üzerinde köşe bulunması



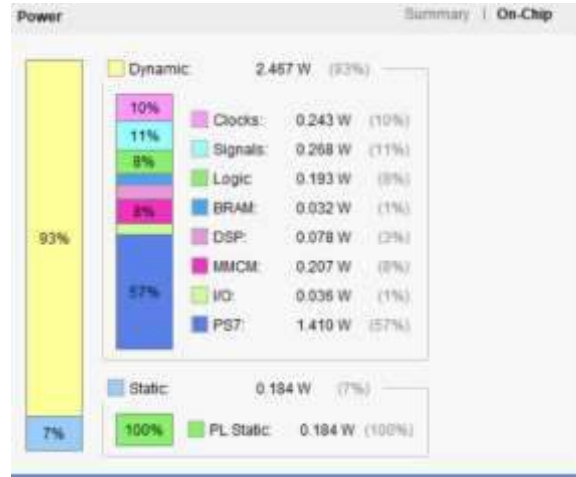
Şekil 2 Harris Köşe Algılama Algoritması ile yoğun pikselli görüntü üzerinde köşe bulunması



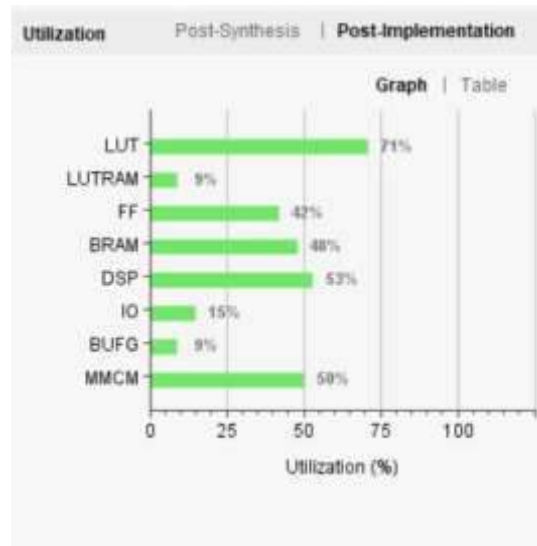
Şekil 3 Harris Köşe Algılama Algoritması ile görüntü üzerinde düzgün olmayan köşelerin tespiti

4. SONUÇLAR

Sunulan bu çalışmada, köşe algılama algoritması olan Harris Köşe Algılama Algoritması, FPGA çipinde çalıştırılacak biçimde tasarlanmış ve uygulanmıştır. Bu uygulaması Zynq 7000 işlemcili Xilinx Zybo Z7-20 FPGA geliştirme kartı üzerinde gerçekleştirilmiştir. FPGA çipinde Harris Köşe Algılama Algoritması ile gerçekleştirilen gerçek zamanlı görüntü işleme uygulaması için Vivado Design Suite, Vivado High Level Synthesis, Vivado SDK programları kullanılmıştır. Bu uygulama için Open CV kütüphanesinden faydalanılmıştır. Tasarlanan görüntü işleme algoritması ile 1280*720 piksel formatındaki görüntüler işlenebilmiştir. Zynq 7000 işlemcili Xilinx Zybo Z7-20 FPGA geliştirme kartı üzerinde yapılan çalışmada, FPGA çipi Blok RAM %48 oranında, LUT %71 oranında, FF ise %42 oranında kullanılmıştır. Ayrıca tasarımın çalışması için 2.651 W güce ihtiyaç duyulmaktadır.



Şekil 4 Sistem güç kullanımı



Şekil 5 Sistem Hafıza Kullanımı

5. KAYNAKÇA

[1] Prakash, J., Dehghani, H., Pogue, B. W., and Yalavarthy, P. K.; Model-Resolution-Based Basis Pursuit Deconvolution Improves Diffuse Optical Tomographic Imaging ;IEEE Trans. on Medical Imaging, vol. 33, pp. 891–901, April 2014.

[2] Hao, F., Guoping, Q., Jie, S., and Ilyas, M. ;A Novel Polar Space Random Field Model for the Detection of Glandular Structures ;, IEEE Trans. on Medical Imaging, vol. 33, no. 3, pp. 764–776, 2014.

[3] Rana, K. B., Agrawal, G. D., Mathur, J., and Puli, U., ;Measurement of void fraction in flow boiling of ZnO water nanofluids using image processing technique ;J. of Nuclear Eng. and Design, vol. 270, pp. 217–226, 2014.

- [4] Li, L., Gong, M., Chui, Y. H., and Schneider, M.; A MATLAB- based image processing algorithm for analyzing cupping profiles of two-layer laminated wood products ;Measurement, vol. 53, pp. 234–239, 2014.
- [5] Barakat, M. L., Mansingka, A. S., Radwan, A. G., and Salama, K. N. ;Hardware stream cipher with controllable chaos generator for colour image encryption ; Image Proc., vol. 8, pp. 33–43, 2014.
- [6] Lu, W., Lifan Z., Guoan B., Chunru, W., and Lei, Y., ;Enhanced ISAR Imaging by Exploiting the Continuity of the Target Scene ; IEEE Trans. on Geoscience and Remote Sensing, vol. 52, no. 9, pp. 5736–5750, September 2014.
- [7] Xiao, Y., and Dong, S. ;Multilevel-Based Topology Design and Cell Patterning With Robotically Controlled Optical Tweezers ; IEEE Trans. on Control Syst. Techn., vol. 23, pp. 176–185, 2015.
- [8] Chris Harris And Mike Stephens (1988). "A Combined Corner And Edge Detector". Alvey Vision Conference.
- [9] Javier S´anchez, Nelson Monz´on, Agust´in Salgado ; An Analysis and Implementation of the Harris Corner Detector ; Published in Image Processing On Line on 2018–10–03.
- [10] Jyoti Malik, Ratna Dahiya, G. Sainarayanan; Harris Operator Corner Detection using Sliding Window Method; International Journal of Computer Applications (0975 – 8887) Volume 22– No.1, May 2011
- [11] Machine Learning For High-Speed Corner Detection Edward Rostentom Drummond; July 2006 DOI: 10.1007/11744023_34
- [12] Cuevas, E., Zaldivar, D., P´erez-Cisneros, M., S´anchez, E., Ram´irez-Orteg´on, M. Robust Fuzzy Corner Detector, Intelligent Automation And Soft Computing, 17 (4), (2011), Pp. 415-429.
- [13] Koyuncu İ, Tuna M, Alçın M, FPGA tabanlı farklı nümerik algoritmalar ile kaotik osilatör tasarımları. International Eurasian Conference on Science, Engineering and Technology. November 22-23, Ankara, Turkey, 2018
- [14] Koyuncu İ . Implementation of High Speed Tangent Sigmoid Transfer Function Approximations for Artificial Neural Network Applications on FPGA. Advances in Electrical and Computer Engineering, vol.18, no.3, pp.79-86, 2018.
- [15] Alçın M, Pehlivan İ, Koyuncu İ, Hardware design and implementation of a novel ANN-based chaotic generator in FPGA. Optik-International Journal for Light and Electron Optics, 127(13), 5500-5505, 2018.